

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

THIS PAGE BLANK (USPTO)

DIALOG(R) File 351:Derwent WPI
(c) 2003 Thomson Derwent. All rts. reserv.

012091861 **Image available**
WPI Acc No: 1998-508772/199844
XRPX Acc No: N98-396781

Image forming device for irradiating electrons on image forming member -
has support member maintaining distance between face and rear plates with
interval between electron emitters depending on proximity to support
member

Patent Assignee: CANON KK (CANO)
Inventor: FUSHIMI M; MITSUTAKE H; YAMAZAKI K
Number of Countries: 028 Number of Patents: 007
Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 869530	A2	19981007	EP 98302414	A	19980330	199844 B
JP 10334834	A	19981218	JP 9871859	A	19980320	199910
CN 1198584	A	19981111	CN 98106108	A	19980331	199913
KR 98080863	A	19981125	KR 9811016	A	19980330	200005
US 6184619	B1	20010206	US 9849975	A	19980330	200109
KR 265872	B1	20000915	KR 9811016	A	19980330	200134
JP 3187367	B2	20010711	JP 9871859	A	19980320	200140

Priority Applications (No Type Date): JP 9871859 A 19980320; JP 9781280 A
19970331

Cited Patents: No-SR.Pub

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
EP 869530	A2	E	48 H01J-029/82	
Designated States (Regional): AL AT BE CH DE DK ES FI FR GB GR IE IT LI LT LU LV MC MK NL PT RO SE SI				
JP 10334834	A	25	H01J-029/87	
CN 1198584	A		H01J-031/10	
KR 98080863	A		H01J-029/00	
US 6184619	B1		H01J-001/62	
KR 265872	B1		H01J-029/00	
JP 3187367	B2	23	H01J-029/87	Previous Publ. patent JP 10334834

Abstract (Basic): EP 869530 A

The image forming device includes a rear substrate having an
electron emitting device, a front substrate irradiated with electrons,
and a support member for separating the two substrates. The
distribution of the electric field is controlled and a force acting in
the direction away from the support member is applied to emitted
electrons to prevent them striking the support member during
acceleration toward the front substrate. Since the degree of deflection
by a deflection force on the rear substrate side is larger than the
degree of deflection by a deflection force on the front substrate side,
the deflection force on the rear substrate is relatively weakened.

ADVANTAGE - Suppresses distortions and fluctuations when displaying
moving image

Dwg.23/27

Title Terms: IMAGE; FORMING; DEVICE; IRRADIATE; ELECTRON; IMAGE; FORMING;
MEMBER; SUPPORT; MEMBER; MAINTAIN; DISTANCE; FACE; REAR; PLATE; INTERVAL;
ELECTRON; EMITTER; DEPEND; PROXIMITY; SUPPORT; MEMBER

Derwent Class: V05

International Patent Class (Main): H01J-001/62; H01J-029/00; H01J-029/82;
H01J-029/87; H01J-031/10

International Patent Class (Additional): H01J-001/30; H01J-001/88;

H01J-029/02; H01J-029/70; H01J-031/12
File Segment: EPI
Manual Codes (EPI/S-X): V05-D01B3C; V05-D05C5; V05-D07A5E

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-334834

(43) 公開日 平成10年(1998)12月18日

(51) Int.Cl.⁶

H 0 1 J 29/87

31/12

識別記号

F I

H 0 1 J 29/87

31/12

C

審査請求 未請求 請求項の数14 O L (全 25 頁)

(21) 出願番号 特願平10-71859

(22) 出願日 平成10年(1998) 3 月20日

(31) 優先権主張番号 特願平9-81280

(32) 優先日 平 9 (1997) 3 月31日

(33) 優先権主張国 日本 (J P)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 山▲崎▼ 康二

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 伏見 正弘

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(72) 発明者 光武 英明

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

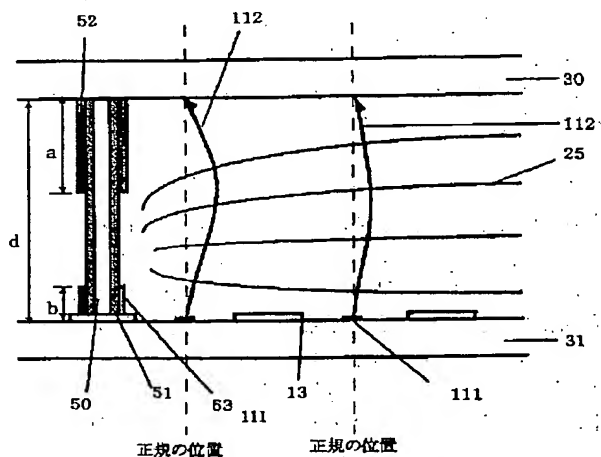
(74) 代理人 弁理士 大塚 康徳 (外 2 名)

(54) 【発明の名称】 電子装置及びそれを用いた画像形成装置

(57) 【要約】

【課題】 支持部材を有する電子装置において、電子の軌道を良好にする。

【解決手段】 電子放出素子を有するリア基板と、電子が照射されるフロント基板と、該基板間の間隔を保持する支持部材とを有しており、電界の分布を制御して、放出された電子に支持部材から離れる方向の力を加え、電子が支持部材に当たりにくくする。ここで電子はフロント基板に向けて加速されるので、リア基板側では、偏向させる力による偏向の程度が、フロント基板側での偏向させる力による偏向の程度よりも大きいので、リア基板側での偏向の力を相対的に弱くする。



【特許請求の範囲】

【請求項1】 電子放出素子が設けられたリア基板と、電子被照射部材が設けられたフロント基板と、前記リア基板とフロント基板の間隔を保持する支持部材とを有する電子装置であって、

前記リア基板から前記フロント基板の側に電子を加速する電界が印加されており、前記支持部材の表面は、リア基板との接続部からの長さが $d1$ で該長さ方向の単位長さあたりの抵抗が $R1$ の第1領域と、フロント基板との接続部からの長さが $d3$ で該長さ方向の単位長さあたりの抵抗が $R3$ の第3領域と、該第1領域と該第3領域に挟まれており前記長さ方向の単位長さあたりの抵抗が $R2$ の第2領域を有しており、 $R1$ と $R3$ はいずれも $R2$ よりも小さく、且つ、少なくとも、

a) $d1 < d3$

b) $R1 > R3$

の条件のいずれかを満たすことを特徴とする電子装置。

【請求項2】 電子放出素子が設けられたリア基板と、電子被照射部材が設けられたフロント基板と、前記リア基板とフロント基板の間隔を保持する支持部材とを有する電子装置であって、

前記リア基板から前記フロント基板の側に電子を加速する電界が印加されており、前記支持部材の表面は、リア基板との接続部からの長さが $d1$ の第1領域と、フロント基板との接続部からの長さが $d3$ の第3領域と、該第1領域と該第3領域に挟まれている第2領域を有しており、前記第1領域と第3領域における支持部材表面での前記長さ方向の単位長さあたりの電位差は前記第2領域における支持部材表面での前記長さ方向の単位長さあたりの電位差よりも小さく、前記第1領域における前記リア基板との接続部の電位と前記第2領域側の端部の電位との電位差を $\Delta V1$ 、前記第3領域における前記フロント基板との接続部の電位と前記第2領域側の端部の電位との電位差を $\Delta V3$ としたとき、

$\Delta V1/d1 > \Delta V3/d3$

を満たすことを特徴とする電子装置。

【請求項3】 前記支持部材の第3領域における長さ $d3$ は、前記フロント基板とリア基板間の距離の $1/10$ 以上の長さを有する請求項1又は2に記載の電子装置。

【請求項4】 前記第1領域の表面には、前記第2領域の表面よりも導電性の高い部材が露出している請求項1乃至4いずれかに記載の電子装置。

【請求項5】 前記第3領域の表面には、前記第2領域の表面よりも導電性の高い部材が露出している請求項1乃至5いずれかに記載の電子装置。

【請求項6】 前記第2領域表面は、前記第1領域及び第3領域の表面よりも導電性の低い部材からなる請求項1乃至5いずれかに記載の電子装置。

【請求項7】 前記第1領域における前記第2領域側の端部の電位と前記第3領域における前記第2領域側の端

部の電位との電位差と、前記第1領域の前記第2領域側の端部と前記第3領域の前記第2領域側の端部との間隔の関係が、 8 kV/mm 以下である請求項1乃至6いずれかに記載の電子装置。

【請求項8】 前記第1領域における前記第2領域側の端部の電位と前記第3領域における前記第2領域側の端部の電位との電位差と、前記第1領域の前記第2領域側の端部と前記第3領域の前記第2領域側の端部との間隔の関係が、 4 kV/mm 以下である請求項1乃至7いずれかに記載の電子装置。

【請求項9】 前記支持部材は、前記リア基板もしくはフロント基板と配線もしくは電極を介して接続される請求項1乃至8いずれかに記載の電子装置。

【請求項10】 前記電子放出素子は、冷陰極型の電子放出素子である請求項1乃至9いずれかに記載の電子装置。

【請求項11】 前記電子放出素子は、表面伝導型放出素子である請求項1乃至10いずれかに記載の電子装置。

【請求項12】 請求項1乃至11いずれかに記載の電子装置を用いる画像形成装置であって、前記電子被照射部材に画像が形成されることを特徴とする画像形成装置。

【請求項13】 請求項1乃至11いずれかに記載の電子装置を用いる画像形成装置であって、前記電子被照射部材は、電子が照射されることにより発光する発光体を有することを特徴とする画像形成装置。

【請求項14】 前記発光体は蛍光体である請求項13に記載の画像形成装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本願に係わる発明は、電子放出に係わる電子装置に関する。また特に電子により画像を形成する画像形成装置に関する。

【0002】

【従来の技術】従来より、電子放出素子として、熱陰極素子と冷陰極素子の2種類が知られている。このうち冷陰極素子では、たとえば表面伝導型放出素子や、電界放出型素子（以下FE型素子と記す）や、金属/絶縁層/金属型電子放出素子（以下MIM型素子と記す）などが知られている。

【0003】表面伝導型電子放出素子としては、たとえば、M.I.Elinson, Radio Eng. Electron Phys., 10, 129 0, (1965)や、後述する他の例が知られている。

【0004】表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等によるSnO₂薄膜を用いたものの他に、Au薄膜によるもの[G.Dittmer: "Thin Solid Films", 9, 317 (1972)]

や、 $\text{In}_2\text{O}_3/\text{SnO}_2$ 薄膜によるものや [M. Hartwell and C. G. Fonstad: "IEEE Trans. ED Conf.", 519 (1975)] や、カーボン薄膜によるもの [荒木久 他: 真空、第26巻、第1号、22 (1983)] 等が報告されている。

【0005】これらの表面伝導型電子放出素子の素子構成の典型的な例として、図19に上述したM. Hartwellらによる表面伝導型電子放出素子の平面図を示す。図19において3001は基板、3004はスパッタで形成された金属酸化物よりなる導電性薄膜である。導電性薄膜3004は図示のようにH字形の平面形状に形成されている。該導電性薄膜3004に後述する通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005が形成される。図中の間隔Lは、0.5~1mm、幅Wは0.1mmに設定されている。尚、便宜上、図19において電子放出部3005は導電性薄膜3004のほぼ中央に矩形の形状により示したが、これは模式的なものであり、実際の電子放出部3005の位置や形状を忠実に表現しているわけではない。

【0006】M. Hartwellらによる素子をはじめとして、上述した表面伝導型電子放出素子においては、電子放出を行う前に導電性薄膜3004に通電フォーミングと呼ばれる通電処理を施すことにより、電子放出部3005を形成するのが一般的であった。即ち、通電フォーミングとは、通電により電子放出部を形成するものであり、例えば前記導電性薄膜3004の両端に一定の直流電圧、もしくは、例えば1V/分程度の非常にゆっくりとしたレートで昇圧する直流電圧を印加して通電し、導電性薄膜3004を局所的に破壊もしくは変形もしくは変質せしめ、電気的に高抵抗な状態の電子放出部3005を形成することである。尚、局所的に破壊もしくは変形もしくは変質した導電性薄膜3004の一部には、亀裂が発生する。前記通電フォーミング後に導電性薄膜3004に適宜の電圧を印加した場合には、前記亀裂付近において電子放出が行われる。

【0007】FE型素子の例としては、例えば、W. P. Dyke & W. W. Dolan, "Field-emission", Advance in Electron Physics, 8, 89 (1956) やあるいは、C. A. Spindt, "Physical properties of thin-film field emission cathodes with molybdenum cones", J. Appl. Phys., 47, 5248 (1976) などが知られている。

【0008】FE型の素子構成の典型的な例 (前述のC. A. Spindtらの素子) の断面図を図20に示す。同図において、3010は基板で、3011は導電材料よりなるエミッタ配線、3012はエミッタコーン、3013は絶縁層、3014はゲート電極である。本素子は、エミッタコーン3012とゲート電極3014の間に適宜の電圧を印加することにより、エミッタコーン3012の先端部より電界放出を起させるものである。

【0009】また、FE型の他の素子構成として図20

のような積層構造ではなく、基板上に基板平面とほぼ並行にエミッタとゲート電極を配置した例もある。

【0010】また、MIM型素子の例としては、例えば、C. A. Mead, "Operation of tunnel-emission Devices", J. Appl. Phys., 32, 646 (1961) などが知られている。MIM型の素子構成の典型的な例を図21に示す。同図は断面図であり、図示において3020は基板で、3021は金属よりなる下電極、3022は厚さ100オングストローム程度の薄い絶縁層、3023は厚さ80~300オングストローム程度の金属よりなる上電極である。MIM型においては上電極3023と下電極3021の間に適宜の電圧を印加することにより、上電極3023の表面より電子放出を起させるものである。

【0011】上述の冷陰極素子は、熱陰極素子と比較して低温で電子放出を得ることができるため、加熱用ヒータを必要としない。したがって、熱陰極素子よりも構造が簡単であり、微細な素子を作成可能である。また、基板上に多数の素子を高い密度で配置しても、基板の熱溶融などの問題が発生しにくい。また、熱陰極素子がヒータの加熱により動作するため応答速度が遅いのは異なり、冷陰極素子の場合には応答速度が早いという利点もある。

【0012】以上の理由により、冷陰極素子を応答するための研究が盛んに行われてきている。

【0013】たとえば、表面伝導型電子放出素子は、冷陰極素子のなかでも特に構造が単純で製造も容易であることから、大面積にわたり多数の素子を形成できるという利点がある。そこで、例えば本出願人による特開昭64-31332号において開示されるように、多数の素子を配列して駆動するための方法が研究されている。また、表面伝導型電子放出素子の応用については、たとえば、画像表示装置、画像記録装置などの画像形成装置や、荷電ビーム源、等が研究されている。

【0014】特に、画像表示装置への応用としては、たとえば本出願人によるUSP 5,066,883号や特開平2-257551号、特開平4-28137号において開示されているように、表面伝導型電子放出素子と電子ビームの照射により発光する蛍光体を組み合わせ用いた画像表示装置が研究されている。表面伝導型電子放出素子と蛍光体を組み合わせ用いた画像表示装置は、従来の他の方式の画像表示装置よりも優れた特性が期待されている。たとえば、近年普及してきた液晶表示装置と比較しても、自発光型であるためバックライトを必要としない点や視野角が広い点において優れていると言える。

【0015】また、FE型を多数個ならべて駆動する方法は、例えば本出願人によるUSP 4,904,895に開示されている。また、FE型を画像表示装置に応用した例として、例えばR. Meyerらにより報告された平板型表示装置が知られている ([R. Meyer: "Recent

Development on Microtips Display at LETI², Tech. Digest of 4th Int. Vacuum Microelectronics Conf., Nagahama, pp.6~9(1991)]])。

【0016】また、MIM型を多数個並べて画像表示装置に応用した例は、例えば本出願人による特開平3-55738号に開示されている。

【0017】上記のような電子放出素子を用いた画像表示装置のうちで、奥行きが薄い平面型表示装置は省スペース且つ軽量であることから、ブラウン管の表示装置に置き換わるものとして注目されている。

【0018】図22は、平面型の画像表示装置をなす表示パネルの一例を示す斜視図であり、内部構造を示すためのパネルの一部を切り欠いて示している。

【0019】図中、3115はリアプレート、3116は側壁、3117はフェースプレートであり、リアプレート3115、側壁3116およびフェースプレート3117により、表示パネルの内部を真空中に維持するための外囲器（気密容器）を形成している。

【0020】リアプレート3115には、基板3111が固定されているが、この基板3111上には例陰極素子3112が $N \times M$ 個形成されている。（ N 、 M は2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される）。また、前記 $N \times M$ 個の冷陰極素子3112は、図22に示す通り、 M 本の行方向配線3113と N 本の列方向配線3114により配線されている。これら基板3111、冷陰極素子3112、行方向配線3113及び列方向配線3114によって構成される部分をマルチ電子ビーム源と呼ぶ。また、行方向配線3113と列方向配線3114の少なくとも交叉する部分には、両配線間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【0021】また、フェースプレート3117の下面には、蛍光体からなる蛍光膜3118が形成されており、赤（R）、緑（G）、青（B）の3原色の蛍光体（不図示）が塗り分けられている。また、蛍光膜3118をなす上記各蛍光体間には黒色体（不図示）が設けてあり、更に蛍光膜3118のリアプレート3115側の面には、A1等からなるメタルバック3119が形成されている。

【0022】また、 $Dx1 \sim Dx_m$ および $Dy1 \sim Dy_n$ および H_v は、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。 $Dx1 \sim Dx_m$ はマルチ電子ビーム源の行方向配線3113と、 $Dy1 \sim Dy_n$ はマルチ電子ビーム源の列方向配線3114と、 H_v はメタルバック3119と各々電気的に接続している。

【0023】また、上記気密容器の内部は 10^{-6} のマイナス6乗 Torr 程度の真空中に保持されており、画像表示装置の表示面積が大きくなるにしたがい、気密容器内部と外部の気圧差によるリアプレート3115およびフェ

ースプレート3117の変形或いは破壊を防止する手段が必要になる。リアプレート3115及びフェースプレート3116を厚くすることによる方法は、画像表示装置の重量を増加させるのみならず、斜め方向から見たときに画像のゆがみや視差を生ずる。これに対し、図22においては、比較的薄いガラス板からなり大気圧を支えるための構造支持体（スペーサ或いはリブと呼ばれる）3120が設けられている。このようにしてマルチビーム電子源が形成された基板3111と蛍光膜3118が形成されたフェースプレート3116間は通常サブミリないし数ミリに保たれ、前述したように気密容器内部は高真空中に保持されている。

【0024】以上説明した表示パネルを用いた画像表示装置は、容器外端子 $Dx1$ 乃至 Dx_m 、 $Dy1$ 乃至 Dy_n を通じて各冷陰極素子3112に電圧を印加すると、各冷陰極素子3112から電子が放出される。それと同時にメタルバック3119に容器外端子 H_v を通じて数百[V]乃至数千[kV]の高圧を印加して、上記放出された電子を加速し、フェースプレート3117の内面に衝突させる。これにより、蛍光膜3118をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0025】

【発明が解決しようとする課題】以上述べた、画像形成装置等の電子線装置は、装置内部の真空雰囲気を維持するための外囲器、該外囲器内に配置された電子源、該電子源から放出された電子線が照射されるターゲット、電子線をターゲットに向けて加速するための加速電極等を有するが、さらに、外囲器に加わる大気圧を外囲器内部から支持するための支持部材（スペーサ）が外囲器内部に配置されることがある。

【0026】このような画像表示装置の表示パネルにおいては、以下のような問題点があった。

【0027】まず、スペーサの近傍から放出された電子の一部がスペーサに当たる、あるいは放出電子の作用でイオン化したイオンがスペーサに付着する、更には、フェースプレートに到達した電子が一部反射、散乱され、その一部がスペーサに当たること等により、スペーサ帯電を引き起こすことである。このスペーサの帯電により冷陰極素子から放出された電子はその軌道を曲げられ、蛍光体上の正規な位置とは異なる場所に到達する。この結果、スペーサ近傍の画像が歪んで表示される。

【0028】この問題点を解決するために、スペーサに微小電流が流れるようにして帯電を除去（以下除電）する提案がなされている。そこでは絶縁性のスペーサの表面に高抵抗膜を形成することにより、スペーサ表面に微小電流が流れるようにしている。ここで用いられている高抵抗膜は、酸化スズ、あるいは酸化スズと酸化インジウム混晶薄膜や島状の金属膜等である。

【0029】しかしながら、冷陰極素子からの放出電子量が大きくなると、これらの除電能力は十分とは言え

ず、電子ビームの強度により帯電量が変化する。これに伴い、スパーサ付近の素子から放出された電子ビームはその強度（輝度）によって、ターゲット上の正規な位置からのずれが異なる。このため動画を表示した時に、画像が揺らいで見えてしまう等の欠点があった。

【0030】本発明は、支持部材を含む支持部材近傍の新たな構成を提供することを目的とする。

【0031】

【課題を解決するための手段】本願に係わる電子装置の第1の発明は以下のように構成される。

【0032】電子放出素子が設けられたリア基板と、電子被照射部材が設けられたフロント基板と、前記リア基板とフロント基板の間隔を保持する支持部材とを有する電子装置であって、前記リア基板から前記フロント基板の側に電子を加速する電界が印加されており、前記支持部材の表面は、リア基板との接続部からの長さが $d1$ で該長さ方向の単位長さあたりの抵抗が $R1$ の第1領域と、フロント基板との接続部からの長さが $d3$ で該長さ方向の単位長さあたりの抵抗が $R3$ の第3領域と、該第1領域と該第3領域に挟まれており前記長さ方向の単位長さあたりの抵抗が $R2$ の第2領域を有しており、 $R1$ と $R3$ はいずれも $R2$ よりも小さく、且つ、少なくとも以下のいずれかの条件を満たすことを特徴とする電子装置。

【0033】

- a) $d1 < d3$
- b) $R1 > R3$

上記発明においては、リア基板側の第1の領域の単位長さあたりの抵抗を第2の領域の単位長さあたりの抵抗よりも小さくすることによって、電子放出素子が放出した電子に対して、支持部材から離れる方向の力を与えることができる。より具体的には、前記電子を加速する電界は、第1の領域の単位長さあたりの抵抗を第2の領域の単位長さあたりの抵抗よりも小さくすることによって、特に前記支持部材とリア基板との接続部分の近傍においてその等電位面の法線が支持部材から離れる方向の成分を有する。それにより電子は支持部材から離れる方向の力を受ける。ここで、特に本発明においては、条件a)；b)の少なくともいずれかを満たすようにすることにより、電子の偏向を好適に制御している。より具体的には、条件a)を満たす構成と、該構成に対してその他の要件は同じにして $d1 \geq d3$ とした構成を比較すると、電子放出素子からフロント基板の電子被照射面への投影点と電子の実際の被照射点とのずれ量は条件a)を満たす構成の方が少なくなる。また、条件b)を満たす構成と、該構成に対してその他の要件は同じにして $R1 \leq R3$ とした構成を比較すると、電子放出素子からフロント基板の電子被照射面への投影点と電子の実際の被照射点とのずれ量は条件b)を満たす構成の方が少なくなる。これは、電子の速度は、リア基板近傍よりもフロン

ト基板近傍の方が速いため、電子放出素子からフロント基板の電子被照射面への投影点と電子の実際の被照射点とのずれ量に与える、第1領域と第3領域での偏向の影響は、第1領域の方が大きいからである。よって、第1領域で偏向を受ける力もしくは該力を受ける距離もしくはそれら両方を、第3領域で偏向を受ける力もしくは該力を受ける距離もしくはそれら両方よりも小さくすることにより、前記ずれ量を抑制することができるのである。更に言えば、 $R1 \leq R3$ で且つ $d1 \geq d3$ となっている構成と、該構成に対してその他の要件は同じにして $d1 < d3$ とした構成を比較すると、 $d1 < d3$ とした構成の方が前記ずれ量は少なく、また、 $R1 \leq R3$ で且つ $d1 \geq d3$ となっている構成と、該構成に対してその他の要件は同じにして $R1 > R3$ とした構成を比較すると、 $R1 > R3$ とした構成の方が前記ずれ量は少ないことから、電子装置において、上記条件a)もしくはb)の少なくともいずれかを満たす種々の構成を採用することができる。

【0034】また例えば、 $R1$ と $R3$ が $R2$ よりも十分に低く、第1領域における第2領域側の端部の電位が、第1領域のリア基板との接続部の電位とほぼ等しいとみなせ、第3領域における第2領域側の端部の電位が、第3領域のフロント基板との接続部の電位とほぼ等しいとみなせる時には、 $d3 > d1$ とすることで、第1領域よりも第3領域においてより偏向を与えやすくなることができる。

【0035】又、本願に係わる電子装置の第2の発明は以下のように構成される。

【0036】電子放出素子が設けられたリア基板と、電子被照射部材が設けられたフロント基板と、前記リア基板とフロント基板の間隔を保持する支持部材とを有する電子装置であって、前記リア基板から前記フロント基板の側に電子を加速する電界が印加されており、前記支持部材の表面は、リア基板との接続部からの長さが $d1$ の第1領域と、フロント基板との接続部からの長さが $d3$ の第3領域と、該第1領域と該第3領域領域に挟まれている第2領域を有しており、前記第1領域と第3領域における支持部材表面での前記長さ方向の単位長さあたりの電位差は前記第2領域における支持部材表面での前記長さ方向の単位長さあたりの電位差よりも小さく、前記第1領域における前記リア基板との接続部の電位と前記第2領域側の端部の電位との電位差を $\Delta V1$ 、前記第3領域における前記フロント基板との接続部の電位と前記第2領域側の端部の電位との電位差を $\Delta V3$ としたとき、 $\Delta V1 / d1 > \Delta V3 / d3$ を満たすことを特徴とする電子装置。

【0037】この構成では、前記第1領域と第3領域における支持部材表面での前記長さ方向の単位長さあたりの電位差は前記第2領域における支持部材表面での前記

長さ方向の単位長さあたりの電位差よりも小さいので、前記第1領域では、支持部材から離れる方向の力を受け、前記第3領域では支持部材に近づく方向の力を受ける。また、支持部材の第1領域と第3領域での単位長さあたりの電位差を異ならせ、特に、第3領域での単位長さあたりの電位差を第1領域での単位長さあたりの電位差よりも小さくすることにより、電子が加速されていて、偏向されにくいフロント基板近傍において、リア基板近傍における第1領域による偏向よりも大きな力が電子に加わる。

【0038】また上述の各発明において、第3領域で帯電を緩和することを考えると、もっとも帯電が生じ易い領域であるフロント基板との接続部から、フロント基板とリア基板間の距離の $1/10$ 以上伸びる位置まで、第3領域であることが望ましい。

【0039】また上述の各発明において、前記第1領域や、第3領域の表面には、前記第2領域の表面よりも導電性の高い部材が露出している構成を取りうる。ここで、第2領域表面よりも導電性が高い部材としては様々なものを用いる。またその構成としても様々であり、表面に設けた膜であったり、表面と内部が略一様な部材であったりする。

【0040】また、上述の各発明の具体的な構成例として、第2領域にも導電性を与え、フロント基板側とリア基板側の間で電流が流れるようにして、支持部材の帯電を緩和する構成を取りうる。ここで第2領域に所望の導電性を与えるために、第2領域として表面に導電性を有する膜を設けた構成にしてもよい。特に支持部材の基体として絶縁性の高い物を用いるときには、その表面に導電性を与えるための膜を設ける構成とすることが有効である。また、支持部材の表面抵抗としては、 10^6 から 10^{12} オームが適当である。

【0041】又上述の各発明では、好ましくない放電が生じる可能性を、前記第1領域における前記第2領域側の端部の電位と前記第3領域における前記第2領域側の端部の電位との電位差と、前記第1領域の前記第2領域側の端部と前記第3領域の前記第2領域側の端部との間隔の関係が、 8 kV/mm 以下、より好適には 4 kV/mm 以下であるようにすることにより低減させることができる。

【0042】又上述の各発明では、前記支持部材は、前記リア基板もしくはフロント基板と配線もしくは電極を介して接続されるとよく、リア基板もしくはフロント基板上に配線もしくは電極を構成した後、支持部材となる部材を配置する際に、該部材には、前記予め基板上に設けた配線もしくは電極との当接部分に導電体を設けておくと、電氣的に良好な接続を実現できる。また、電子をリア基板からフロント基板の側に加速する電界を印加するために、フロント基板側に加速電極を設けると好適である。また、支持部材はフロント基板側において、該加

速電極に電氣的に接続されるとよい。

【0043】また、上記各発明において、前記電子放出素子は、冷陰極型の電子放出素子であったり、表面伝導型放出素子であったりする。また、電子放出素子を複数有したりする。

【0044】また、本願に係わる画像形成装置の第1の発明は以下のように構成される。

【0045】上述の電子装置のいずれかを用いる画像形成装置であって、前記電子被照射部材に画像が形成されることを特徴とする画像形成装置。

【0046】また、本願に係わる画像形成装置の第2の発明は以下のように構成される。

【0047】上述の電子装置のいずれかを用いる画像形成装置であって、前記電子被照射部材は、電子が照射されることにより発光する発光体を有することを特徴とする画像形成装置。

【0048】ここで、例えば前記発光体は蛍光体であったりする。

【0049】ここで図1を用いてより詳しく説明する。30は蛍光体とメタルバックを含むフェースプレート（フェース基板）、31は電子源基板を含むリアプレート（リア基板）、50はスペーサの母体、51はスペーサ表面の高抵抗膜、52はフェースプレートに接する側面の電極（中間層）、53はリアプレートに接する側面の電極（中間層）、13は素子駆動用配線であり、これら50、51、52、53及び13によって支持部材が構成される（図1では図示していないが中間層52とフェースプレート30との間や、中間層53とリアプレート31（具体的には中間層53と配線13）の間にフリットなどを介している場合は、フリットも支持部材の構成要素となる）。また、111は素子、112は代表的な電子ビーム軌道、25は等電位線である。また、aは第3領域の長さを示しており、フェースプレート仮面から中間層52の下端までの距離（比抵抗R3の領域の長さ）、bは第1領域の長さを示しており、リアプレート31の上面から中間層53の上端までの距離（比抵抗R1の領域の長さ）である。

【0050】スペーサ帯電を防止するためには帯電防止膜である高抵抗膜の抵抗を下げる方法がある。しかしながら、消費電力の増大や発熱等の問題が生じてしまう。よって、高抵抗膜の抵抗は下げず、スペーサ近傍の電位勾配を制御することによってビームをコントロールする方法を考えた。具体的には、前記スペーサの電子源基板側の電極53によって、ビームを一旦スペーサから遠ざけ、前記スペーサのフェースプレートに接する側面の電極52によって、ビームを正規の位置まで戻す。この時、スペーサ付近の空間の電位分布は等電位線25に示すようになっており、ビームはフェースプレート30に近づくほどに加速され速くなるため、フェースプレートに接する側面の電極52を電子源基板に接する側面の電

極53よりも長くし、フェースプレート側の電位勾配を急峻にする必要がある。

【0051】また、電子ビームが直接スペーサに当たらない場合には、スペーサのフェースプレートに近い側の帯電が大きく、この帯電量の変動がビームの揺らぎに最も影響があると考え、前記スペーサのフェースプレートに接する側面の電極52はこの帯電領域を覆うことになり、ビームのフェースプレートへの到達位置の電子放出量依存を軽減することができる。

【0052】本発明の電子装置は、以下のような形態を有するものであってもよい。

①前記冷陰極素子は、電子放出部を含む導電性膜を一對の電極間に有する冷陰極素子であり、特に好ましくは表面伝導型放出素子である。

②前記電子源は、複数の行方向配線と複数の列方向配線とでマトリクス配線された複数の冷陰極素子を有する単純マトリクス状配置の電子源をなす。

③前記電子源は、並列に配置した複数の冷陰極素子の個々を両端で接続した冷陰極素子の行を複数配し（行方向と呼ぶ）、この配線と直交する方向（列方向と呼ぶ）に沿って、冷陰極素子の上方に配した制御電極（グリッドとも呼ぶ）により、冷陰極素子からの電子を制御するはしご状配置の電子源をなす。

④また、本発明の思想によれば、表示用として好適な画像形成装置に限るものでなく、感光性ドラムと発光ダイオード等で構成された光プリンタの発光ダイオード等の代替の発光源として、上述の画像形成装置を用いることもできる。またこの際、上述のm本の行方向配線とn本の列方向配線を、適宜選択することで、ライン状発光源だけでなく、2次元状の発光源としても応用できる。この場合、画像形成部材としては、以下の実施形態で用いる蛍光体のような直接発光する物質に限るものではなく、電子の帯電による潜像画像が形成されるような部材を用いることもできる。

【0053】

【発明の実施の形態】以下、添付図面に従って本発明にかかる実施形態の一例を詳細に説明する。

【0054】＜画像表示装置概要＞先ず、本発明を適用した画像表示装置の表示パネルの構成と製造方法について、具体的な例を示して説明する。

【0055】図13は、実施形態に用いた表示パネルの斜視図であり、内部構造を示す為にパネルの一部を切り欠いて示している。

【0056】図中、1015はリアプレート、1016は側壁、1017はフェースプレートであり、1015～1017により表示パネルの内部を真空中に維持するための気密容器を形成している。気密容器を組み立てるにあたっては、各部材の接合部に十分な強度と気密性を保持させるため封着する必要があるが、たとえばフリットガラスを接合部に塗布し、大気中あるいは窒素雰囲気中

で、摂氏400～500度で10分以上焼成することにより封着を達成した。気密容器内部を真空中に排気する方法については後述する。また、上記気密容器の内部は10のマイナス6乗[Torr]程度の真空中に保持されるので、大気圧や不意の衝撃などによる気密容器の破壊を防止する目的で、耐大気圧構造体として、フェースプレート側の中間層1031とリアプレート側の中間層1032とを有するスペーサ1020が設けられている。

【0057】リアプレート1015には、基板1011が固定されているが、該基板上には冷陰極素子1012がN×M個形成されている（N、Mは2以上の正の整数であり、目的とする表示画素数に応じて適宜設定される。たとえば、高品位テレビジョンの表示を目的とした表示装置においては、N=3000、M=1000以上の数を設定することが望ましい）。前記N×M個の冷陰極素子は、M本の行方向配線1013とN本の列方向配線1014により単純マトリクス配線されている。前記1011～1014によって構成される部分をマルチ電子ビーム源と呼ぶ。

【0058】本実施形態の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリクス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。従って、たとえば表面伝導型放出素子やFE型、あるいはMIM型などの冷陰極素子を用いることができる。

【0059】次に、冷陰極素子として表面伝導型放出素子（後述）を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0060】図15に示すのは、図13の表示パネルに用いたマルチ電子ビーム源の平面図である。基板1011上には、後述の図6で示すものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極1013と列方向配線電極1014により単純マトリクス状に配線されている。行方向配線電極1013と列方向配線電極1014の交差する部分には、電極間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【0061】図15のB-B'に沿った断面を、図16に示す。

【0062】なお、このような構造のマルチ電子源は、予め基板上に行方向配線電極1013、列方向配線電極1014、電極間絶縁層（不図示）、及び表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1013及び列方向配線電極1014を介して各素子に給電して通電フォーミング処理（後述）と通電活性化処理（後述）を行うことにより製造した。

【0063】本実施形態においては、気密容器のリアプレート1015にマルチ電子ビーム源の基板1011を固定する構成としたが、マルチ電子ビーム源の基板1011が十分な強度を有するものである場合には、気密容

器のリアプレートとしてマルチ電子ビーム源の基板1011自体を用いてもよい。

【0064】また、フェースプレート1017の下面には、蛍光膜1018が形成されている。本実施形態はカラー表示装置であるため、蛍光膜1018の部分にはCRTの分野で用いられる赤、緑、青の3原色の蛍光体が塗り分けられている。各色の蛍光体は、たとえば図5の(a)に示すようにストライプ状に塗り分けられ、蛍光体のストライプの間には黒色の導電体1010が設けられている。黒色の導電体1010を設ける目的は、電子ビームの照射位置に多少のずれがあっても表示色にずれが生じないようにする事や、外光の反射を防止して表示コントラストの低下を防ぐこと、電子ビームによる蛍光膜のチャージアップを防止することなどである。黒色の導電体1010には、黒鉛を主成分として用いたが、上記の目的に適するものであればこれ以外の材料を用いても良い。

【0065】また、3原色の蛍光体の塗り分け方は前記図5(a)に示したストライプ状の配列に限られるものではなく、たとえば同図(b)に示すようなデルタ状配列や、それ以外の配列であってもよい。

【0066】なお、モノクロームの表示パネルを作成する場合には、単色の蛍光体材料を蛍光膜1018に用いればよく、また黒色導電材料は必ずしも用いなくともよい。また、蛍光膜1018のリアプレート側の面には、CRTの分野では公知のメタルバック1019を設けている。メタルバック1019を設けた目的は、蛍光膜1018が発する光の一部を鏡面反射して光利用率を向上させる事や、負イオンの衝突から蛍光膜1018を保護する事や、電子ビーム加速電圧を印加するための電極として作用させる事や、蛍光膜1018を励起した電子の導電路として作用させることなどである。メタルバック1019は、蛍光膜1018をフェースプレート基板1017上に形成した後、蛍光膜表面を平滑化処理し、その上にA1を真空蒸着する方法により形成した。なお、蛍光膜1018に低電圧用の蛍光体材料を用いた場合には、メタルバック1019は用いない。

【0067】また、本実施形態では用いなかったが、加速電圧の印加用や蛍光膜の導電性向上を目的として、フェースプレート基板1017と蛍光膜1018との間に、たとえばITOを材料とする透明電極を設けてもよい。

【0068】図14は図13のA-A'の断面模式図であり、各部の番号は図13に対応している。スペーサ1020は絶縁性部材1の表面に帯電防止を目的とした高抵抗膜11を成膜し、かつフェースプレート1017の内側(メタルバック1019等)及び基板1011の表面(行方向配線1013または列方向配線1014)に面したスペーサの当接面3及び接する側面5に抵抗膜21を成膜した部材からなるもので、上記目的を達成する

のに必要な数だけ、かつ必要な間隔において配置され、フェースプレートの内側及び基板1011の表面に接合材1041により固定される。また、高抵抗膜は、絶縁性部材1の表面のうち、少なくとも気密容器内の真空中に露出している面に成膜されており、スペーサ1020上の低抵抗膜21及び接合材1041を介して、フェースプレート1017の内側(メタルバック1019等)及び基板1011の表面(行方向配線1013または列方向配線1014)に電気的に接続される。ここで説明される態様においては、スペーサ1020の形状は薄板状とし、行方向配線1013に平行に配置され、行方向配線1013に電気的に接続されている。

【0069】スペーサ1020としては、基板1011上の行方向配線1013及び列方向配線1014とフェースプレート1017内面のメタルバック1019との間に印加される高電圧に耐えるだけの絶縁性を有し、かつスペーサ1020の表面への帯電を防止する程度の導電性を有していると良い。

【0070】スペーサ1020の絶縁性部材1としては、たとえば石英ガラス、Na等の不純物含有量を減少したガラス、ソーダライムガラス、アルミナ等のセラミックス部材等があげられる。なお、絶縁性部材1はその熱膨張率が気密容器及び基板1011をなす部材と近いものが好ましい。

【0071】スペーサ1020を構成する高抵抗膜11には、膜21を設けた領域での電位の変化を無視すると、高電位側のフェースプレート1017(メタルバック1019等)に印加される加速電圧Vaを帯電防止膜である高抵抗膜11の抵抗値Rsで除した電流が流される。そこで、スペーサの抵抗値Rsは帯電防止及び消費電力からその望ましい範囲に設定される。帯電防止の観点から表面抵抗 R/\square は 10^{12} 乗 Ω 以下であることが好ましい。十分な帯電防止効果を得るためには 10^{11} 乗 Ω 以下がさらに好ましい。表面抵抗の下限はスペーサ形状とスペーサ間に印加される電圧により左右されるが、 10^5 乗 Ω 以上であることが好ましい。

【0072】また、電子を加速する電界の印加方向に対する高抵抗膜の単位当たりの抵抗値の好ましい範囲は、膜の厚み、スペーサの幅、シート抵抗値に左右されるが、概ね 10^7 乗 $\sim 10^{13}$ 乗 Ω/mm の範囲であることが良い。

【0073】絶縁材料上に形成された高抵抗膜の厚みtは $10\text{nm} \sim 1\mu\text{m}$ の範囲が望ましい。材料の表面エネルギー及び基板との密着性や基板温度によっても異なるが、一般的に 10nm 以下の薄膜は島状に形成され、抵抗が不安定で再現性に乏しい。一方、膜厚tが $1\mu\text{m}$ 以上では膜応力が大きくなって膜剥がれの危険性が高まり、かつ成膜時間が長くなるため生産性が悪い。従って、膜厚は $50 \sim 500\text{nm}$ であることが望ましい。表面抵抗 R/\square は ρ/t であり、以上に述べた R/\square とt

の好ましい範囲から、帯電防止膜の比抵抗 ρ は0.1 [Ωcm]乃至10の8乗 [Ωcm]が好ましい。さらに表面抵抗と膜厚のより好ましい範囲を実現するためには、 ρ は10の2乗乃至10の6乗 Ωcm とするのが良い。

【0074】スペーサは上述したようにその上に形成した高抵抗膜を電流が流れることにより、あるいはディスプレイ全体が動作中に発熱することによりその温度が上昇する。高抵抗膜の抵抗温度係数が大きな負の値であると温度が上昇した時に抵抗値が減少し、スペーサに流れる電流が増加し、さらに温度上昇をもたらす。そして電流は電源の限界を越えるまで増加し続ける。このような電流の暴走が発生する抵抗温度係数の値は経験的に負の値で絶対値が1%以上である。すなわち、高抵抗膜の抵抗温度係数は-1%未満であることが望ましい。

【0075】帯電防止特性を有する高抵抗膜11の材料としては、例えば金属酸化物を用いることができる。金属酸化物の中でも、クロム、ニッケル、銅の酸化物が好ましい材料である。その理由はこれらの酸化物は二次電子放出効率が比較的小さく、冷陰極素子1012から放出された電子がスペーサ1020に当たった場合においても帯電しにくいと考えられる。金属酸化物以外にも炭素は二次電子放出効率が小さく好ましい材料である。特に、非晶質カーボンは高抵抗であるため、スペーサ抵抗を所望の値に制御しやすい。

【0076】帯電防止特性を有する高抵抗膜11の他の材料として、アルミと遷移金属と窒化物は遷移金属の組成を調整することにより、良伝導体から絶縁体まで広い範囲に抵抗値を制御できるので好適な材料である。さらには後述する表示装置の作製工程において抵抗値の変化が少なく安定な材料である。かつ、その抵抗温度係数が-1%未満で有り、実用的に使いやすい材料である。遷移金属元素としてはTi, Cr, Ta等があげられる。

【0077】アルミと遷移金属と窒素からなる膜（アルミと遷移金属を含む窒化膜）はスパッタ、窒素ガス雰囲気中での反応性スパッタ、電子ビーム蒸着、イオンプレーティング、イオンアシスト蒸着法等の薄膜形成手段により絶縁性部材上に形成される。金属酸化膜も同様の薄膜形成法で作製することができるが、この場合窒素ガスに代えて酸素ガスを使用する。その他、CVD法、アルコキシド塗布法でも金属酸化膜を形成できる。カーボン膜は蒸着法、スパッタ法、CVD法、プラズマCVD法で作製され、特に非晶質カーボンを作製する場合には、成膜中の雰囲気中に水素が含まれるようにするか、成膜ガスに炭化水素ガスを使用する。

【0078】スペーサ1020を構成する低抵抗膜21は、高抵抗膜11を高電位側のフェースプレート1017（メタルバック1019等）及び低電位側の基板1011（配線1013, 1014等）と電気的に接続する為に設けられたものであり、以下では、中間電極層（中

間層）という名称も用いる。中間電極層（中間層）は以下に列挙する複数の機能を有することができる。

【0079】①高抵抗膜11をフェースプレート1017及び基板1011と電気的に接続する。

【0080】既に記載したように、高抵抗膜11はスペーサ1020表面での帯電を防止する目的で設けられたものであるが、高抵抗膜11をフェースプレート1017（メタルバック1019等）及び基板1011（配線1013, 1014等）と直接あるいは当接材1041を介して接続した場合、接続部界面に大きな接触抵抗が発生し、スペーサ表面に発生した電荷を速やかに除去できなくなる可能性がある。フェースプレート1017、基板1011及び接合材1041と接触するスペーサ1020の当接面3あるいは側面部5にも低抵抗の中間層を設けることにより接続を良好にすることができる。

【0081】②高抵抗膜11の電位分布を均一化する。

【0082】冷陰極素子1012より放出された電子は、フェースプレート1017と基板1011の間に形成された電位分布に従って電子軌道を成す。スペーサ1020の近傍で電子軌道に乱れが生じないようにするためには、高抵抗膜11の電位分布を全域にわたって制御する必要がある。高抵抗膜11をフェースプレート1017（メタルバック1019等）及び基板1011（配線1013, 1014等）と直接あるいは当接材1041を介して接続した場合、接続部界面の接触抵抗の為に、接続状態のむらが発生し、高抵抗膜11の電位分布が所望の値からずれてしまう可能性がある。これを避けるために、スペーサ1020がフェースプレート1017及び基板1011と当接するスペーサ端部（当接面3あるいは側面部5）の全長域に低抵抗の中間層を設け、この中間層部に所望の電位を印加することによって、高抵抗膜11全体の電位を制御可能とした。

【0083】③放出電子の軌道を制御する。

【0084】冷陰極素子1012より放出された電子は、フェースプレート1017と基板1011の間に形成された電位分布に従って電子軌道を成す。スペーサ近傍の冷陰極素子から放出された電子に関しては、スペーサを設置することに伴う制約（配線、素子位置の変更等）が生じる場合がある。このような場合、歪みやむらの無い画像を形成するためには、放出された電子の軌道を制御してフェースプレート1017上の所望の位置に電子を照射する必要がある。フェースプレート1017及び基板1011と当接する面の側面部5に低抵抗の中間層を設けることにより、スペーサ1020近傍の電位分布に所望の特性を持たせ、放出された電子の軌道を制御することができる。

【0085】低抵抗膜21は、高抵抗膜11に比べて十分に低い抵抗値を有する材料を選択すればよく、Ni, Cr, Au, Mo, W, Pt, Ti, Al, Cu, Pd等の金属、あるいは合金、及びPd, Ag, Au, RuO

2, Pd-Ag等の金属や金属酸化物とガラス等から構成される印刷導体、あるいは $\text{In}_2\text{O}_3-\text{SnO}_2$ 等の透明導体及びポリシリコン等の半導体材料等より適宜選択される。

【0086】接合材1041はスペーサ1020が行方向配線1013及びメタルバック1019と電気的に接続するように、導電性を持たせる必要がある。即ち、導電性接着剤や金属粒子や導電性フィラーを添加したフリットガラスが好適である。

【0087】また、 $Dx1 \sim Dx_m$ 及び $Dy1 \sim Dy_n$ 及び Hv は、当該表示パネルと不図示の電気回路とを電気的に接続するために設けた気密構造の電気接続用端子である。 $Dx1 \sim Dx_m$ はマルチ電子ビーム源の行方向配線1013と、 $Dy1 \sim Dy_n$ はマルチ電子ビーム源の列方向配線1014と、 Hv はフェースプレート1017のメタルバック1019と電気的に接続している。

【0088】また、気密容器内部を真空中に排気するには、気密容器を組立てた後、不図示の排気管と真空ポンプとを接続し、気密容器内を10のマイナス7乗[Torr]程度の真空度まで排気する。その後、排気管を封止するが、気密容器内の真空度を維持するために、封止の直前あるいは封止後に気密容器内の所定の位置にゲッター膜（不図示）を形成する。ゲッター膜とは、例えばBaを主成分とするゲッター材料をヒータもしくは高周波加熱により加熱して蒸着して形成した膜であり、該ゲッター膜の吸着作用により気密容器内は 1×10 マイナス5乗ないしは 1×10 マイナス7乗[Torr]の真空度に維持される。

【0089】以上説明した表示パネルを用いた画像表示装置は、容器外端子 $Dx1$ ないし Dx_m 、 $Dy1$ ないし Dy_n を通じて各冷陰極素子1012に電圧を印加すると、各冷陰極素子1012から電子が放出される。それと同時にメタルバック1019に容器外端子を Hv を通じて数百[V]ないし数[kV]の高圧を印加して、上記放出された電子を加速し、フェースプレート1017の内面に衝突させる。これにより、蛍光膜1018をなす各色の蛍光体が励起されて発光し、画像が表示される。

【0090】通常、冷陰極素子である本発明の表面伝導型放出素子への1012への印加電圧は1.2～1.6

[V]程度、メタルバック1019と冷陰極素子1012との距離 d は0.1[mm]から8[mm]程度、メタルバック1019と冷陰極素子1012間の電圧0.1[kV]から10[kV]程度である。

【0091】以上、本発明の実施形態の表示パネルの基本構成と製法、及び画像表示装置の概要を説明した。

【0092】＜マルチ電子ビーム源の製造方法＞次に、前記実施形態の表示パネルに用いたマルチ電子ビーム源の製造方法について説明する。本発明の画像表示装置に用いるマルチ電子ビーム源は、冷陰極素子を単純マトリ

クス配線した電子源であれば、冷陰極素子の材料や形状あるいは製法に制限はない。したがって、たとえば表面伝導型放出素子やFE型、あるいはMIM型などの冷陰極素子を用いることができる。

【0093】ただし、表示画面が大きくてしかも安価な表示装置が求められる状況のもとでは、これらの冷陰極素子の中でも、表面伝導型放出素子が特に好ましい。すなわち、FE型ではエミッタコンとゲート電極の相対位置や形状が電子放出特性を大きく左右するため、極めて高精度の製造技術を必要とするが、これは大面積化や製造コストの低減を達成するには不利な要因となる。また、MIM型では、絶縁層と上電極の膜厚を薄くしてしかも均一にする必要があるが、これも大面積化や製造コストの低減を達成するには不利な要因となる。その点、表面伝導型放出素子は、比較的製造方法が単純なため、大面積化や製造コストの低減が容易である。また、発明者らは、表面伝導型放出素子の中でも、電子放出部もしくはその周辺部を微粒子膜から形成したものがとりわけ電子放出特性に優れ、しかも製造が容易に行えることを見いだしている。したがって、高輝度で大画面の画像表示装置のマルチ電子ビーム源に用いるには、最も好適であると言える。そこで、上記実施形態の表示パネルにおいては、電子放出部もしくはその周辺部を微粒子膜から形成した表面伝導型放出素子を用いた。そこで、まず好適な表面伝導型放出素子について基本的な構成と製法および特性を説明し、その後で多数の素子を単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0094】＜表面伝導型放出素子の好適な素子構成と製法＞電子放出部もしくはその周辺部を微粒子膜から形成する表面伝導型放出素子の代表的な構成には、平面型と垂直型の2種類があげられる。

【0095】＜平面型の表面伝導型放出素子＞まず最初に、平面型の表面伝導型放出素子の素子構成と製法について説明する。図6に示すのは、平面型の表面伝導型放出素子の構成を説明するための平面図(a)および断面図(b)である。図中、1101は基板、1102と1103は素子電極、1104は導電性薄膜、1105は通電フォーミング処理により形成した電子放出部、1106は通電活性化処理により形成した薄膜である。

【0096】基板1101としては、たとえば、石英ガラスや青板ガラスをはじめとする各種ガラス基板や、アルミナをはじめとする各種セラミクス基板、あるいは上述の各種基板上にたとえば SiO_2 を材料とする絶縁層を積層した基板、などを用いることができる。

【0097】また、基板1101上に基板面と平行に対向して設けられた素子電極1102と1103は、導電性を有する材料によって形成されている。たとえば、Ni, Cr, Au, Mo, W, Pt, Ti, Cu, Pd, Ag等をはじめとする金属、あるいはこれらの金属の合金、あるいは $\text{In}_2\text{O}_3-\text{SnO}_2$ をはじめとする金属

酸化物、ポリシリコンなどの半導体、などの中から適宜材料を選択して用いればよい。電極を形成するには、たとえば真空蒸着などの製膜技術とフォトリソグラフィ、エッチングなどのパターンニング技術を組み合わせて用いれば容易に形成できるが、それ以外の方法（たとえば印刷技術）を用いて形成してもさしつかえない。

【0098】素子電極1102と1103の形状は、当該電子放出素子の応用目的に合わせて適宜設計される。一般的には、電極間隔は通常は数百オングストロームから数百マイクロメートルの範囲から適当な数値を選んで設計されるが、なかでも表示装置に応用するために好ましいのは数マイクロメートルより数十マイクロメートルの範囲である。また、素子電極の厚さdについては、通常は数百オングストロームから数マイクロメートルの範囲から適当な数値が選ばれる。

【0099】また、導電性薄膜1104の部分には、微粒子膜を用いる。ここで述べた微粒子膜とは、構成要素として多数の微粒子を含んだ膜（島状の集合体も含む）のことをさす。微粒子膜を微視的に調べれば、通常は、個々の微粒子が離間して配置された構造か、あるいは微粒子が互いに隣接した構造か、あるいは微粒子が互いに重なり合った構造が観測される。

【0100】微粒子膜に用いた微粒子の粒径は、数オングストロームから数千オングストロームの範囲に含まれるものであるが、なかでも好ましいのは10オングストロームから200オングストロームの範囲のものである。また、微粒子膜の膜厚は、以下に述べるような諸条件を考慮して適宜設定される。すなわち、素子電極1102あるいは1103と電気的に良好に接続するのに必要な条件、後述する通電フォーミングを良好に行うのに必要な条件、微粒子膜自身の電気抵抗を後述する適宜の値にするために必要な条件、などである。具体的には、数オングストロームから数千オングストロームの範囲のなかで設定するが、なかでも好ましいのは10オングストロームから500オングストロームの間である。

【0101】また、微粒子膜を形成するのに用いられる材料としてはたとえばPd、Pt、Ru、Ag、Au、Ti、In、Cu、Cr、Fe、Zn、Sn、Ta、W、Pb、などをはじめとする金属や、PdO、SnO₂、In₂O₃、PbO、Sb₂O₃、などをはじめとする酸化物や、HfB₂、ZrB₂、LaB₆、CeB₆、YB₄、Gd₄B₄、などをはじめとする硼化合物や、TiC、ZrC、HfC、TaC、SiC、WC、などをはじめとする炭化物や、TiN、ZrN、HfN、などをはじめとする窒化物や、Si、Ge、などをはじめとする半導体や、カーボン、などがあげられ、これらの中から適宜選択される。

【0102】以上述べたように、導電性薄膜1104を微粒子膜で形成したが、そのシート抵抗値については、10の3乗から10の7乗[オーム/sg]の範囲に含

まれるよう設定した。

【0103】なお、導電性薄膜1104と素子電極1102および1103とは、電気的に良好に接続されるのが望ましいため、互いの一部が重なりあうような構造をとっている。その重なり方は、図6(b)の例においては、下から、基板、素子電極、導電性薄膜の順序で積層したが、場合によっては下から基板、導電性薄膜、素子電極の順序で積層してもさしつかえない。

【0104】また、電子放出部1105は、導電性薄膜1104の一部に形成された亀裂状の部分であり、電気的には周囲の導電性薄膜よりも高抵抗な性質を有している。亀裂は、導電性薄膜1104に対して、後述する通電フォーミングの処理を行うことにより形成する。亀裂内には、数オングストロームから数百オングストロームの粒径の微粒子を配置する場合がある。なお、実際の電子放出部の位置や形状を精密かつ正確に図示するのは困難なため、図6においては模式的に示してある。

【0105】また、薄膜1113は、炭素もしくは炭素化合物よりなる薄膜で、電子放出部1105およびその近傍を被覆している。薄膜1113は、通電フォーミング処理後に、後述する通電活性化の処理を行うことにより形成する。

【0106】薄膜1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれかが、もしくはその混合物であり、膜厚は500[オングストローム]以下とするが、300[オングストローム]以下とするのがさらに好ましい。なお、実際の薄膜1113の位置や形状を精密に図示するのは困難なため、図6においては模式的に示した。また、平面図(a)においては、薄膜1113の一部を除去した素子を図示した。

【0107】以上、好ましい素子の基本構成を述べたが、実施形態においては以下のような素子を用いた。

【0108】すなわち、基板1101には背板ガラスを用い、素子電極1102と1103にはNi薄膜を用いた。素子電極の厚さdは1000[オングストローム]、電極間隔は2[マイクロメートル]とした。

【0109】微粒子膜の主要材料としてPdもしくはPdOを用い、微粒子膜の厚さは約100[オングストローム]、幅Wは100[マイクロメートル]とした。

【0110】次に、好適な平面型の表面伝導型放出素子の製造方法について説明する。図7(a)～(d)は、表面伝導型放出素子の製造工程を説明するための断面図で、各部材の表記は図6と同一である。

【0111】1)まず、図7の(a)に示すように、基板1101上に素子電極1102および1103を形成する。

【0112】形成するにあたっては、あらかじめ基板1101を洗剤、純水、有機溶剤を用いて十分に洗浄後、素子電極の材料を堆積させる。（堆積する方法としては、たとえば、蒸着法やスパッタ法などの真空成膜技術

を用いればよい。)その後、堆積した電極材料を、フォトリソグラフィ・エッチング技術を用いてパターニングし、(a)に示した一对の素子電極(1102と1103)を形成する。

【0113】2)次に、同図(b)に示すように、導電性薄膜1104を形成する。

【0114】形成するにあたっては、まず前記(a)の基板に有機金属溶液を塗布して乾燥し、加熱焼成処理して微粒子膜を成膜した後、フォトリソグラフィ・エッチングにより所定の形状にパターニングする。ここで、有機金属溶液とは、導電性薄膜に用いる微粒子の材料を主要元素とする有機金属化合物の溶液である(具体的には、本実施形態では主要元素としてPdを用いた。また、実施形態では塗布方法として、ディッピング法を用いたが、それ以外のたとえばスピンナー法やスプレー法を用いてもよい。)

【0115】また、微粒子膜で作られる導電性薄膜の成膜方法としては、本実施形態で用いた有機金属溶液の塗布による方法以外の、たとえば真空蒸着法やスパッタ法、あるいは化学的気相堆積法などを用いる場合もある。

【0116】3)次に、同図(c)に示すように、フォーミング用電源1110から素子電極1102と1103の間に適宜の電圧を印加し、通電フォーミング処理を行って、電子放出部1105を形成する。

【0117】通電フォーミング処理とは、微粒子膜で作られた導電性薄膜1104に通電を行って、その一部を適宜に破壊、変形、もしくは変質せしめ、電子放出を行うのに好適な構造に変化させる処理のことである。微粒子膜で作られた導電性薄膜のうち電子放出を行うのに好適な構造に変化した部分(すなわち電子放出部1105)においては、薄膜に適当な亀裂が形成されている。なお、電子放出部1105が形成される前と比較すると、形成された後は素子電極1102と1103の間で計測される電気抵抗は大幅に増加する。

【0118】通電方法をより詳しく説明するために、図8に、フォーミング用電源1110から印加する適宜の電圧波形の一例を示す。微粒子膜で作られた導電性薄膜をフォーミングする場合には、パルス状の電圧が好ましく、本実施形態の場合には同図に示したようにパルス幅T1の三角波パルスをパルス間隔T2で連続的に印加した。その際には、三角波パルスの波高値V_{pf}を、順次昇圧した。また、電子放出部1105の形成状況をモニターするためのモニターパルスP_mを適宜の間隔で三角波パルスの間に挿入し、その際に流れる電流を電流計1111で計測した。

【0119】実施形態においては、たとえば10のマイナス5乗[torr]程度の真空雰囲気下において、たとえばパルス幅T1を1[ミリ秒]、パルス間隔T2を10[ミリ秒]とし、波高値V_{pf}を1パルスごとに

0.1[V]ずつ昇圧した。そして、三角波を5パルス印加するたびに1回の割りで、モニターパルスP_mを挿入した。フォーミング処理に悪影響を及ぼすことがないように、モニターパルスの電圧V_{pm}は0.1[V]に設定した。そして、素子電極1102と1103の間の電気抵抗が1×10の6乗[オーム]になった段階、すなわちモニターパルス印加時に電流計1111で計測される電流が1×10のマイナス7乗[A]以下になった段階で、フォーミング処理にかかわる通電を終了した。

【0120】なお、上記の方法は、本実施形態の表面伝導型放出素子に関する好ましい方法であり、たとえば微粒子膜の材料や膜厚、あるいは素子電極間隔など表面伝導型放出素子の設計を変更した場合には、それに応じて通電の条件を適宜変更するのが望ましい。

【0121】4)次に、図7(d)に示すように、活性化用電源1112から素子電極1102と1103の間に適宜の電圧を印加し、通電活性化処理を行って、先の工程で形成された電子放出特性の改善を行う。

【0122】通電活性化処理とは、前記通電フォーミング処理により形成された電子放出部1105に適宜の条件で通電を行って、その近傍に炭素もしくは炭素化合物を堆積せしめる処理のことである。(図においては、炭素もしくは炭素化合物よりなる堆積物を部材1113として模式的に示した。)なお、通電活性化処理を行うことにより、行う前と比較して、同じ印加電圧における放出電流を典型的には100倍以上に増加させることができる。

【0123】具体的には、10のマイナス4乗ないし10のマイナス5乗[torr]の範囲内の真空雰囲気中で、電圧パルスを定期的に印加することにより、真空雰囲気中に存在する有機化合物を起源とする炭素もしくは炭素化合物を堆積させる。堆積物1113は、単結晶グラファイト、多結晶グラファイト、非晶質カーボン、のいずれか、もしくはその混合物であり、膜厚は500[オングストローム]以下、より好ましくは300[オングストローム]以下である。

【0124】通電方法をより詳しく説明するために、図9(a)に、活性化用電源1112から印加する適宜の電圧波形の一例を示す。本実施形態においては、一定電圧の矩形波を定期的に印加して通電活性化処理を行ったが、具体的には、矩形波の電圧V_{ac}は14[V]、パルス幅T3は1[ミリ秒]、パルス間隔T4は10[ミリ秒]とした。なお、上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0125】図7(d)に示す1114は該表面伝導型放出素子から放出される放出電流I_eを捕捉するためのアノード電極で、直流高電圧電源1115および電流計1116が接続されている。(なお、基板1101を、

表示パネルの中に組み込んでから活性化処理を行う場合には、表示パネルの蛍光面をアノード電極1114として用いる。) 活性化用電源1112から電圧を印加する間、電流計1116で放出電流 I_e を計測して通電活性化処理の進行状況をモニターし、活性化用電源1112の動作を制御する。電流計1116で計測された放出電流 I_e の一例を図9(b)に示すが、活性化電源1112からパルス電圧を印加しはじめると、時間の経過とともに放出電流 I_e は増加するが、やがて飽和してほとんど増加しなくなる。このように、放出電流 I_e がほぼ飽和した時点で活性化用電源1112からの電圧印加を停止し、通電活性化処理を終了する。

【0126】なお、上述の通電条件は、本実施形態の表面伝導型放出素子に関する好ましい条件であり、表面伝導型放出素子の設計を変更した場合には、それに応じて条件を適宜変更するのが望ましい。

【0127】以上のようにして、図7(e)に示す平面型の表面伝導型放出素子を製造した。

【0128】<垂直型の表面伝導型放出素子>次に、電子放出部もしくはその周辺を微粒子膜から形成した表面伝導型放出素子のもうひとつの代表的な構成、すなわち垂直型の表面伝導型放出素子の構成について説明する。

【0129】図10は、垂直型の基本構成を説明するための模式的な断面図であり、図中の1201は基板、1202と1203は素子電極、1206は段差形成部材、1204は微粒子膜を用いた導電性薄膜、1205は通電フォーミング処理により形成した電子放出部、1213は通電活性化処理により形成した薄膜、である。垂直型が先に説明した平面型と異なる点は、素子電極のうちの片方(1202)が段差形成部材1206上に設けられており、導電性薄膜1204が段差形成部材1206の側面を被覆している点にある。したがって、前記図10の平面型における素子電極間隔 L は、垂直型においては段差形成部材1206の段差高さ L_s として設定される。なお、基板1201、素子電極1202および1203、微粒子膜を用いた導電性薄膜1204、については、前記平面型の説明中に列挙した材料を同様に用いることが可能である。また、段差形成部材1206には、たとえば SiO_2 のような電気的に絶縁性の材料を用いる。

【0130】次に、垂直型の表面伝導型放出素子の製法について説明する。図11(a)～(f)は、製造工程を説明するための断面図で、各部材の表記は前記図10と同一である。

【0131】1) まず、図11(a)に示すように、基板1201上に素子電極1203を形成する。

【0132】2) 次に、同図(b)に示すように、段差形成部材を形成するための絶縁層を積層する。絶縁層は、たとえば SiO_2 をスパッタ法で積層すればよいが、たとえば真空蒸着法や印刷法などの他の成膜方法を

用いてもよい。

【0133】3) 次に、同図(c)に示すように、絶縁層の上に素子電極1202を形成する。

【0134】4) 次に、同図(d)に示すように、絶縁層の一部を、たとえばエッチング法を用いて除去し、素子電極1203を露出させる。

【0135】5) 次に、同図(e)に示すように、微粒子膜を用いた導電性薄膜1204を形成する。形成するには、前記平面型の場合と同じく、たとえば塗布法などの成膜技術を用いればよい。

【0136】6) 次に、前記平面型の場合と同じく、通電フォーミング処理を行い、電子放出部を形成する。

(図7(c)を用いて説明した平面型の通電フォーミング処理と同様の処理を行えばよい。)

7) 次に、前記平面型の場合と同じく、通電活性化処理を行い、電子放出部近傍に炭素もしくは炭素化合物を堆積させる(図7(d)を用いて説明した平面型の通電活性化処理と同様の処理を行えばよい)。

【0137】以上のようにして、図11(f)に示す垂直型の表面伝導型放出素子を製造した。

【0138】<表示装置に用いた表面伝導型放出素子の特性>以上、平面型と垂直型の表面伝導型放出素子について素子構成と製法を説明したが、次に表示装置に用いた素子の特性について述べる。

【0139】図12に、表示装置に用いた素子の、(放出電流 I_e)対(素子印加電圧 V_f)特性、および(素子電流 I_f)対(素子印加電圧 V_f)特性の典型的な例を示す。なお、放出電流 I_e は素子電流 I_f に比べて著しく小さく、同一尺度で図示するのが困難であるうえ、これらの特性は素子の大きさや形状等の設計パラメータを変更することにより変化するものであるため、2本のグラフは各々任意単位で図示した。

【0140】表示装置に用いた素子は、放出電流 I_e に関して以下に述べる3つの特性を有している。

【0141】第一に、ある電圧(これを閾値電圧 V_{th} と呼ぶ)以上の大きさの電圧を素子に印加すると急激に放出電流 I_e が増加するが、一方、閾値電圧 V_{th} 未満の電圧では放出電流 I_e はほとんど検出されない。

【0142】すなわち、放出電流 I_e に関して、明確な閾値電圧 V_{th} を持った非線形素子である。

【0143】第二に、放出電流 I_e は素子に印加する電圧 V_f に依存して変化するため、電圧 V_f で放出電流 I_e の大きさを制御できる。

【0144】第三に、素子に印加する電圧 V_f に対して素子から放出される電流 I_e の応答速度が速いため、電圧 V_f を印加する時間の長さによって素子から放出される電子の電荷量を制御できる。

【0145】以上のような特性を有するため、表面伝導型放出素子を表示装置に好適に用いることができた。たとえば多数の素子を表示画面の画素に対応して設けた表

示装置において、第一の特性を利用すれば、表示画面を順次走査して表示を行うことが可能である。すなわち、駆動中の素子には所望の発光輝度に応じて閾値電圧 V_{th} 以上の電圧を適宜印加し、非選択状態の素子には閾値電圧 V_{th} 未満の電圧を印加する。駆動する素子を順次切り替えてゆくことにより、表示画面を順次走査して表示を行うことが可能である。

【0146】また、第二の特性かまたは第三の特性を利用することにより、発光輝度を制御することができるため、諧調表示を行うことが可能である。

【0147】＜多数素子を単純マトリクス配線したマルチ電子ビーム源の構造＞次に、上述の表面伝導型放出素子を基板上に配列して単純マトリクス配線したマルチ電子ビーム源の構造について述べる。

【0148】図15に示すのは、前記図13の表示パネルに用いたマルチ電子ビーム源の平面図である。基板上には、前記図6で示したものと同様な表面伝導型放出素子が配列され、これらの素子は行方向配線電極1013と列方向配線電極1014により単純マトリクス状に配線されている。行方向配線電極1013と列方向配線電極1014の交差する部分には、電極間に絶縁層（不図示）が形成されており、電気的な絶縁が保たれている。

【0149】図15のB-B'に沿った断面を図16に示す。

【0150】なお、このような構造のマルチ電子源は、あらかじめ基板上に行方向配線電極1013、列方向配線電極1014、電極間絶縁層（不図示）、および表面伝導型放出素子の素子電極と導電性薄膜を形成した後、行方向配線電極1013および列方向配線電極1014を介して各素子に給電して通電フォーミング処理と通電活性化処理を行うことにより製造した。

【0151】図17は、NTSC方式のテレビ信号に基づいてテレビジョン表示を行なうための駆動回路の概略構成をブロック図で示したものである。

【0152】図中、表示パネル1701は前述したように製造され、動作する装置である。また、走査回路1702は表示ラインを走査し、制御回路1703は走査回路へ入力する信号等を生成する。シフトレジスタ1704は1ライン毎のデータをシフトし、ラインメモリ1705は、シフトレジスタ1704からの1ライン分のデータを変調信号発生器1707に入力する。同期信号分離回路1706はNTSC信号から同期信号を分離する。

【0153】以下、図17の装置各部の機能を詳しく説明する。

【0154】まず表示パネル1701は、端子 $D \times 1$ ないし $D \times m$ 、及び端子 $Dy 1$ ないし $Dy n$ 、及び高压端子 Hv を介して外部の電気回路と接続されている。このうち、端子 $D \times 1$ ないし $D \times m$ には、表示パネル1701内に設けられている電子源、すなわち m 行 n 列の行列

上にマトリクス配線された電子放出素子群を一行（ n 素子）ずつ順次駆動してゆくための走査信号が印加される。

【0155】一方、端子 $Dy 1$ ないし $Dy n$ には、前記走査信号により選択された一行の電子放出素子の各素子の出力電子ビームを制御するための変調信号が印加される。また、高压端子 Hv には、直流電圧源 Va より、例えば5K[V]の直流電圧が供給されるが、これは電子放出素子より出力される電子ビームに蛍光体を励起するのに十分なエネルギーを付与するための加速電圧である。

【0156】次に、走査回路1702について説明する。

【0157】同回路は、内部に m 個のスイッチング素子（図中、 $S1$ ないし Sm で模式的に示されている）を備えるもので、各スイッチング素子は、直流電圧源 Vx の出力電圧もしくは0[V]（グラウンドレベル）のいずれか一方を選択し、表示パネル1701の端子 $D \times 1$ ないし $D \times m$ と電気的に接続するものである。 $S1$ ないし Sm の各スイッチング素子は、制御回路1703が出力する制御信号TSCANに基づいて動作するものだが、実際には例えばFETの様なスイッチング素子を組み合わせることにより容易に構成することが可能である。

【0158】なお、前記直流電圧源 Vx は、図12に例示した電子放出素子の特性に基づき、走査されていない素子に印加される駆動電圧が電子放出しきい値 V_{th} 電圧以下となるよう、一定電圧を出力するよう設定されている。

【0159】また、制御回路1703は、外部より入力する画像信号に基づいて適切な表示が行われるように各部の動作を整合させる働きを持つものである。次に説明する同期信号分離回路1706より送られる同期信号Tsyncに基づいて、各部に対してTscan及びTsft及びTmryの各制御信号を発生する。

【0160】同期信号分離回路1706は、外部から入力されるNTSC方式のテレビ信号から、同期信号成分と輝度信号成分とを分離するための回路で、よく知られているように周波数分離（フィルタ）回路を用いれば容易に構成できるものである。同期信号分離回路1706により分離された同期信号は、よく知られるように垂直同期信号と水平同期信号よりなるが、ここでは説明の便宜上、Tsync信号として図示した。一方、前記テレビ信号から分離された画像の輝度信号成分を便宜上DATA信号として表すが、同信号はシフトレジスタ1704に入力される。

【0161】シフトレジスタ1704は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御回路1703より送られる制御信号Tsftに基づいて動作する。すなわち、制御信号Tsftは、シフトレジ

スタ1704のシフトクロックであると言い換えることもできる。

【0162】シリアル/パラレル変換された画像1ライン分(電子放出素子 n 素子分の駆動データに相当する)のデータは、 $I D1$ ないし $I Dn$ の n 個の並列信号として前記シフトレジスタ1704より出力される。

【0163】ラインメモリ1705は、画像1ライン分のデータを必要時間の間だけ記憶するための記憶装置であり、制御回路1703より送られる制御信号 $Tmry$ にしたがって適宜 $I D1$ ないし $I Dn$ の内容を記憶する。記憶された内容は、 $I' D1$ ないし $I' Dn$ として出力され、変調信号発生器1707に入力される。

【0164】変調信号発生器1707は、前記画像データ $I' D1$ ないし $I' Dn$ の各々に応じて電子放出素子の各々を適切に駆動変調するための信号源で、その出力信号は、端子 $D o y 1$ ないし $D o y n$ を通じて表示パネル1701内の電子放出素子に印加される。

【0165】図12を用いて説明したように、本発明に関わる電子放出素子は放出電流 I_e に対して以下の基本特性を有している。すなわち、電子放出には明確なしきい値電圧 V_{th} (本実施形態の素子では8[V])があり、しきい値 V_{th} 以上の電圧を印加された時のみ電子放出が生じる。

【0166】また、電子放出しきい値 V_{th} 以上の電圧に対しては、図12のように電圧の変化に応じて放出電流 I_e も変化してゆく。このことから、本素子にパルス状の電圧を印加する場合、電子放出しきい値 V_{th} 以下の電圧を印加しても電子放出は生じないが、電子放出しきい値 V_{th} 以上の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値 V_m を変化させることにより、出力電子ビームの強度を制御することが可能である。また、パルスの幅 P_w を変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。

【0167】従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器1707をして一定の長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式を用いることができる。また、パルス幅変調方式を実施するに際しては、変調信号発生器1707をして一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0168】シフトレジスタ1704やラインメモリ1705は、デジタル信号式のものでもアナログ信号式のものでも採用できる。すなわち、画像信号のシリアル/パラレル変換や記憶が所定の速度で行われればよいからである。

【0169】デジタル信号式を用いる場合には、同期信号分離回路1706の出力信号 $D A T A$ をデジタル信号化する必要があるが、これには同期信号分離回路1706の出力部にA/D変換器を設ければよい。これに関してラインメモリの出力信号がデジタル信号かアナログ信号かにより、変調信号発生器に用いられる回路が若干異なったものとなる。すなわち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器1707には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器1707には、例えば高速の発振器および発振器の出力する波数を計数する計数器(カウンタ)および計数器の出力値と前記メモリの出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付与することもできる。

【0170】アナログ信号を用いた電圧変調方式の場合、変調信号発生器1707には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてシフトレベル回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発信回路(VCO)を採用でき、必要に応じて電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。

【0171】このような構成をとりうる本実施形態の画像表示装置においては、各電子放出素子に、容器外端子 $D x 1$ 乃至 $D x m$ 、 $D y 1$ 乃至 $D y n$ を介して電圧を印加することにより、電子放出が生じる。高圧端子 $H v$ を介してメタルバック1019あるいは透明電極(不図示)に高圧を印加し、電子ビームを加速する。加速された電子は蛍光膜1018に衝突し、発光が生じて画像が形成される。

【0172】ここで述べた画像表示装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の思想に基づいて種々の変形が可能である。入力信号についてはNTSC方式を挙げたが、入力信号はこれに限るものではなく、PAL、SECAM方式など他、これらより多数の走査線からなるTV信号(MUSE方式をはじめとする高品位TV)方式をも採用できる。

【0173】<中間層の構成について>ここで、図1を用いてより詳しく説明する。30は蛍光体とメタルバックを含むフェースプレート(フェース基板)、31は電子源基板を含むリアプレート(リア基板)、50はスペーサの母体、51はスペーサ表面の高抵抗膜、52はフェースプレート側の電極(中間層)、53はリアプレート側の電極(中間層)、13は素子駆動用配線であり、これら50、51、52、53及び13によって支持部材が構成される(図1では示していないが中間層52とフェースプレート30との間や、中間層53とリアプレート31(具体的には中間層53と配線13)の間にフ

リットなどを介している場合はフリットも支持部材の構成要素とする)。また、111は素子、112は代表的な電子ビーム軌道、25は等電位線である。また、aは第3領域の長さを示しており、フェースプレート下面から中間層52までの距離(比抵抗R3の領域の長さ)、bは第1領域の長さを示しており、リアプレート31の上面から中間層53の上端までの距離(比抵抗R1の領域の長さ)である。

【0174】何等かの原因で、スペーサの近傍から放出された電子の一部がスペーサに当たることにより、あるいは放出電子の作用でイオン化したイオンがスペーサに付着することによりスペーサ帯電が起こる。このスペーサ帯電により素子から放出された電子はその起動が曲げられ、正規な位置とは異なる位置に到達し、スペーサ近傍の画像が歪んで見える。これを防ぐために、スペーサの表面には高抵抗膜51を施してあるが、電子放出量が大きくなると除電能力が十分でなくなり、ビームの到達位置は電子放出量に依存して揺らいでしまう。これを防ぐためにスペーサに直接電子を当てない工夫が必要となる。そこで、図1に示すようにスペーサのフェースプレートに接する側面に電子源基板と同電位にするための中間層52を、及び、スペーサの電子源基板に接する側面に電子源基板と同電位にする中間層53を付している。この時、スペーサ付近の電位分布は等電位線25に示すようになる。素子111から放出された電子は電位分布によって、リアプレート付近では一旦スペーサから離れ、フェースプレート付近で引き戻され、112で示すような軌道を描く。この時、電子ビームはフェースプレートに近づくにつれ加速され速くなるので中間層52は中間層53よりも長くし、フェースプレート付近の電位変化をリアプレート付近のそれより急峻にしている。

【0175】また、素子から放出された電子が直接スペーサに当たらない場合においても、電子放出量が多いと図2に示すようにスペーサのフェースプレート側に多く帯電する。この帯電はおおよそ電子源基板-フェースプレート間の距離の10分の1くらいフェースプレートからリアプレート側によったところで最も多くなる。よってスペーサのフェースプレートに接する側面の中間層52は電子源基板-フェースプレート間距離の1.0分の1以上にしている。

【0176】更に、スペーサの中間層52、53の長さを長くしすぎると放電耐圧の低下や、ビーム位置の過度の移動を招くため、加速電圧とスペーサの高抵抗膜の露出長さが8kV/mm以下と成るようにスペーサの電極の高さを設定している。また、放電耐圧を更に上げるために加速電圧と高抵抗膜の露出長の関係が4kV/mm以下となるようにスペーサの電極の長さを設定するのが望ましい。

【0177】また更に、図3に示すようにスペーサのフェースプレートに面する当接面及び/又はスペーサの電

子源基板に面する当接面にまで中間層が及んでいても良い。この場合、フェースプレート及び/又は電子源基板との同通が確実となり好ましい。

【0178】以下に、本発明に係る実施形態を更に詳しく説明する。

【0179】以下に述べる各実施形態においては、マルチ電子ビーム源として、前述した、電極間の導電性微粒子膜に電子放出部を有するタイプのN×M個(N=3072、M=1024)の表面伝導型放出素子を、M本の行方向配線とN本の列方向配線とによりマトリクス配線(図13及び図15参照)したマルチ電子ビーム源を用いた。

【0180】なお、スペーサは画像形成装置の耐大気圧性を得るための適当な枚数を配置している。

【0181】<第1の実施形態>本実施形態を図18を用いて説明する。30は蛍光体とメタルバックを含むフェースプレート、31は電子源基板を含むリアプレート、50はスペーサ、51はスペーサ表面の導電性薄膜、52はフェースプレート側の中間層、53はリアプレート側の中間層、13は列方向または行方向配線、111の1はスペーサに最も近い列または行の素子(以下最近接ライン)、111の2はスペーサに2番目に近い列または行の素子(以下第二近接ライン)、3番目以降はn番目が第n近接ライン(不図示)、112の1は最近接ラインの代表的な電子ビーム軌道、112の2は第二近接ラインの代表的な電子ビーム軌道、113の1は最近接ラインの電子ビームの揺らぐ範囲、113の2は第二近接ラインの電子ビームの揺らぐ範囲、25は等電位線である。また、aはフェースプレート下面からフェースプレート側の中間層の下端までの長さ、bはリアプレート上面からリアプレート側の中間層の上端までの長さ、dは電子源基板-フェースプレート間距離である。

【0182】本実施形態の特徴は中間層52及び53に電気接続を取るためだけでなく、スペーサ付近の電子ビームの軌道112の1及び112の2を補正する効果を持たせることにある。電子源基板-フェースプレート間距離dは2mm、スペーサの厚さは200 μ m、スペーサ外郭と最近接ラインの距離は250 μ m、第2近接ラインとの距離は950 μ m、第2近接以降はライン間隔700 μ mで並んでいる。この時、スペーサ抵抗は10の1.0乗 Ω 、リアプレート側中間層の長さは220 μ m、フェースプレート側中間層の長さは760 μ mとした。ここでフェースプレート30に2kVの電圧を印加し、素子を駆動したとき、1素子あたりの電子放出量I_eが3 μ Aでみると、フェースプレート30上でのビーム位置は、最近接ラインでは約150 μ mスペーサ側に寄り、1素子当たりI_eが0.14~5.6 μ Aに対して、約150 μ mの位置変動(揺らぎ)があった。第二近接ラインは約150 μ mスペーサ側に寄り、I_eに依存する位置変動(揺らぎ)はなかった。これらは従来の

ように、 I_e に依存する位置変動(揺らぎ)が最近接ラインで $350\mu\text{m}$ 、第二近接ラインで $150\mu\text{m}$ であったのに対して改善されている。また、この時、スペーサから第二近接ラインより遠い素子では殆どスペーサの影響は受けていない。

【0183】<第2の実施形態>本第2の実施形態が上記第1の実施形態と異なるのは電子源基板-フェースプレート間距離 d を 3mm としたことである。この時、スペーサ抵抗は 10 の 10 乗 Ω 、リアプレート側の中間層53の長さは $300\mu\text{m}$ 、フェースプレート側の中間層52の長さは $1000\mu\text{m}$ とした。ここでフェースプレート30に 3kV の電圧を印加し、素子を駆動したとき、1素子当たりの電子放出量 I_e が $3\mu\text{A}$ でみると、フェースプレート30上でのビーム位置は、最近接ラインでは約 $150\mu\text{m}$ スペーサ側に寄り、1素子当たり I_e が $0.14\sim 5.6\mu\text{A}$ に対して約 $150\mu\text{m}$ の位置変動(揺らぎ)があった。第二近接ラインは約 $350\mu\text{m}$ ほどスペーサ側により、 I_e に依存して約 $150\mu\text{m}$ の位置変動(揺らぎ)があった。これらは従来のように、最近接ラインのビーム位置が約 $350\mu\text{m}$ スペーサ側に寄り、 I_e に依存する位置変動(揺らぎ)が約 $400\mu\text{m}$ であるのに対して改善されている。

【0184】<第3の実施形態>本第3の実施形態が上記第1の実施形態と異なるのはリアプレート側の中間層53の長さを $300\mu\text{m}$ 、フェースプレート側の中間層52の長さを $1000\mu\text{m}$ にしたことである。この結果、最近接ラインのビーム位置は約 $70\mu\text{m}$ スペーサから離れ、 I_e に依存する位置変動(揺らぎ)が約 $70\mu\text{m}$ であった。第二近接ラインのビーム位置は約 $70\mu\text{m}$ スペーサ側に寄り、 I_e に依存する位置変動はなかった。これらは、従来のような最近接ラインのビーム位置が約 $150\mu\text{m}$ スペーサ側に寄り、 I_e に依存する位置変動が $350\mu\text{m}$ 、第二近接ラインのビーム位置が約 $150\mu\text{m}$ スペーサ側に寄り、 I_e に依存する位置変動が $150\mu\text{m}$ であったのに対して改善されている。

【0185】<第4の実施形態>本実施形態の特徴は、上下の中間層として抵抗値の異なる膜を形成したことにある。また、第1の実施形態と同様の構成において電子源基板-フェースプレート間距離を 2.3mm とした。

【0186】図23は、本実施形態のスペーサ部分の断面図であり、31は電子源基板を含むリアプレート、30は蛍光体とメタルバックを含むフェースプレート、50はスペーサであり、314はリアプレート側中間層、315はフェースプレート側中間層、13は配線、111は素子、112は電子ビーム軌道、51は高抵抗膜を示す。本実施形態において、フェースプレート側中間層315の長さ d_3 は $1100\mu\text{m}$ とし配置し、リアプレート側中間層314の長さ d_1 を $250\mu\text{m}$ とした。また、スペーサの配線方向の長さはスペーサ1枚当たり 50mm とした。

【0187】このとき、スペーサの高抵抗膜のフェースプレートとリアプレート間方向での単位長さ当たりの抵抗値は約 5×10^9 乗/ mm とした。また、リアプレート側中間層314の単位長さ当たりの抵抗値は 1×10^9 の1乗/ mm 以下、さらに、フェースプレート側の中間層315の単位長さ当たりの抵抗値は約 1×10^4 乗/ mm とした。ここでフェースプレート30に 5kV の電圧を印加すると共に、素子を駆動したとき、1素子当たりの I_e が $3\mu\text{A}$ でみると、フェースプレート30上でのビーム位置は、最近接ラインでは約 $120\mu\text{m}$ スペーサ側に寄り、1素子当たり I_e が $0.14\sim 5.6\mu\text{A}$ に対して約 $90\mu\text{m}$ の位置変動(揺らぎ)があった。第二近接ラインは約 $290\mu\text{m}$ ほどスペーサ側により、 I_e に依存して約 $60\mu\text{m}$ の位置変動(揺らぎ)があった。これらは第1の実施形態と同様に、 I_e に依存する位置変動(揺らぎ)が小さい画像形成装置を提供できる。

【0188】なお、本実施形態において、リアプレート側の電極314としては、AlをAr中でスパッタ法することにより 1000\AA の厚みで形成した。また、フェースプレート側の中間層は酸化すずをターゲットとしてAr中でスパッタすることにより 2000\AA の厚みで形成した。また高抵抗膜51はNiOを使用し、イオンビーム蒸着法により 2000\AA の厚みに形成している。また、スペーサ基板としてはアルミナを使用した。

【0189】<第5の実施形態>本実施形態は、中間層部材としてブロック状の低抵抗部材をリアプレート基板側に適用した例を示す。

【0190】図24は、このときのスペーサ部の断面を示す図であり、31は電子源基板を含むリアプレート、30は蛍光体とメタルバックを含むフェースプレート、20はスペーサであり、210はブロック状の低抵抗部材、13は配線、111は素子、112は電子ビーム軌道、51は高抵抗膜を示す。

【0191】本実施形態において、フェースプレート側の中間層310の長さ d_3 は $1100\mu\text{m}$ とし配置し、低抵抗部材210の高さ d_1 を $150\mu\text{m}$ とした。また、スペーサの配線方向の長さはスペーサ1枚当たり 40mm とした。なお、本実施形態においてブロック状のリアプレート側低抵抗部材210は配線電極としても機能している。本実施形態においては、フェースプレート30の内面とリアプレート31の内面間の距離(以下パネル内厚) h を 2.3mm 、このとき、スペーサから約 $300\mu\text{m}$ 離れたところに位置する素子列(以下最近接ライン)からの電子は、ブロック状の低抵抗部材によりスペーサから遠ざかる方向に軌道を取った後、フェースプレート側で電極310および正電荷によりスペーサ側に引き寄せられる。この結果、蛍光体上では正規の位置へ到達した。このとき、スペーサから約 $1100\mu\text{m}$ 離れたところに位置する素子列(以下第二近接ライン)以

遠の素子からの電子はその軌道に影響を受けておらず他の実施形態同様、歪み、揺らぎのない画像を得ることができた。

【0192】なお、本実施形態においてブロック状の低抵抗部材は $150 \times 300 \mu\text{m}$ のアルミ材を用いたが、Ni, Cr, Au, Mo, W, Pt, Ti, Al, Cu, Pd等の金属およびそれらの合金を適用することができる。また、なお、本実施形態において、フェースプレート側の電極310としては、AlをAr中でスパッタ法することにより 800 \AA の厚みで形成した。本実施形態において、スペーサの高抵抗膜51としては第4の実施形態と同様にNiOを用いた。また、リアプレート側中間層310の単位長さ当たりの抵抗値及びフェースプレート側の低抵抗部材210の単位長さ当たりの抵抗値はいずれも約 1×10 の1乗 Ω/mm 以下とした。なお、本実施形態において、スペーサ材は青板ガラスを用いた。

【0193】<第6の実施形態>本実施形態は、中間層部材としてブロック状の低抵抗部材をリアプレート側及びフェースプレート側に適用した例を示す。

【0194】図25はこのときのスペーサ部の断面を示す図であり、構成は第5の実施形態と同様であり、31は電子源基板を含むリアプレート、30は蛍光体とメタルバックを含むフェースプレート、20はスペーサであり、210はフェースプレート側のブロック状の低抵抗部材、310はリアプレート側のブロック状の低抵抗部材、13は配線、111は素子、112は電子ビーム軌道、51は高抵抗膜を示す。まず、フェースプレート30の内面とリアプレート側31の内面間の距離（以下パネル内厚）hを 1.5 mm 、低抵抗部材210の高さd3を $900 \mu\text{m}$ 、また低抵抗部材310の高さd1を $250 \mu\text{m}$ とした。このとき、スペーサから約 $300 \mu\text{m}$ 離れたところに位置する素子列（以下最近接ライン）からの電子は、ブロック状の低抵抗部材によりスペーサから遠ざかる方向に軌道を取った後、スペーサ上のフェースプレート側の低抵抗ブロック及び高抵抗部52の正電荷によりスペーサ側に引き寄せられる。この結果、蛍光体上では正規の位置へ到達した。このとき、スペーサから約 $1100 \mu\text{m}$ 離れたところに位置する素子列（以下第二近接ライン）以遠の素子からの電子はその軌道に影響を受けておらず他の実施形態同様、歪み、揺らぎのない画像を得ることができた。

【0195】なお、本実施形態においてブロック状の低抵抗部材はリア側で $350 \times 300 \mu\text{m}$ 、フェースプレート側で $900 \times 300 \mu\text{m}$ のアルミ材を用いたが、金、白金、ロジウム、銅等の金属およびそれらの混合物を適用することができる。また、リアプレート側中間層210の単位長さ当たりの抵抗値及びフェースプレート側の低抵抗部材210の単位長さ当たりの抵抗値はいずれも約 1×10 の1乗 Ω/mm 以下とした。なお、本実

施形態において、スペーサ材は窒化アルミニウムを用いた。

【0196】<第7の実施形態>本実施形態においては、平面フィールドエミッション（FE）型電子放出素子を本発明の電子放出素子として用いた例を示す。

【0197】図26は平面FE型電子放出電子源の上面図であり、3101は電子放出部、3102及び3103は電子放出部3101に電位を与える一対の素子電極、3113は行方向配線である。また、3114は列方向配線、1020スペーサである。

【0198】電子放出は、素子電極3102、3103間に電圧を印加することにより電子放出部3101内の鋭利な先端部より電子が放出され、電子源と対向して設けられた加速電圧（図示せず）に電子が引き寄せられて蛍光体（図示せず）に衝突し蛍光体を発光させる。本実施形態に於いて、第1の実施形態と同様な方法でスペーサを配置して画像装置を形成し、第1の実施形態と同様に駆動させたところ、スペーサ近傍においてもビームずれが抑制された高品位な画像を得ることが可能となった。

【0199】<第8の実施形態>本実施形態の特徴は、上下の中間層として抵抗値の異なる膜を形成し、且つ、中間層の長さがフェースプレート側よりもリアプレート側の方が長くしたことにある。

【0200】図27は、本実施形態の説明をするための図であり、第1の実施形態における画像形成装置のスペーサ近傍の断面図である。本実施形態においては、第1の実施形態と同様の構成において電子源基板-フェースプレート間距離hを 3.0 mm とした。

【0201】図27において、31は電子源基板を含むリアプレート、30は蛍光体とメタルバックを含むフェースプレート、50はスペーサであり、324はリアプレート側中間層、325はフェースプレート側中間層、13は配線、111は素子、112は電子ビーム軌道、51は高抵抗膜を示す。本実施形態において、フェースプレート側中間層325の長さd3は $800 \mu\text{m}$ とし配置し、リアプレート側中間層314の長さd1を $1100 \mu\text{m}$ とした。また、スペーサの配線方向の長さはスペーサ1枚当たり 80 mm とした。

【0202】このとき、スペーサの高抵抗膜のフェースプレートとリアプレート間方向での単位長さ当たりの抵抗値は約 6×10 の9乗 Ω/mm とした。また、リアプレート側中間層324の単位長さ当たりの抵抗値は約 9×10 の8乗 Ω/mm 、さらに、フェースプレート側の中間層315の単位長さ当たりの抵抗値は約 1×10 の4乗 Ω/mm とした。ここでフェースプレート30に、 6.5 kV の電圧を印加し、素子を駆動したとき、1素子当たりの I_e が $3 \mu\text{A}$ でみると、フェースプレート30上でのビーム位置は、最近接ラインでは約 $110 \mu\text{m}$ スペーサ側に寄り、1素子当たり I_e が $0.14 \sim 5$ 。

6 μ Aに対して約150 μ mの位置変動(揺らぎ)があった。第二近接ラインは約300 μ mほどスペーサ側に寄り、Ieに依存して約70 μ mの位置変動(揺らぎ)があった。これらは第1の実施形態と同様に、Ieに依存する位置変動(揺らぎ)が小さい画像形成装置を提供できる。

【0203】なお、本実施例において、フェースプレート側の電極325としては、AlをAr中でスパッタ法することにより1000 Åの厚みで形成した。また、リアプレート側の中間層324は酸化クロムターゲットをAr中でスパッタすることにより2000 Åの厚みで形成した。また高抵抗膜51は酸化ニッケルを使用し、ニッケルをターゲットとし酸素プラズマ中でスパッタすることにより1500 Åの厚みに形成した。また、スペーサ基板としてはホウ珪酸ガラスを使用した。

【0204】本実施形態のように、フェースプレート側の中間層とリアプレート側の中間層の単位長さあたりの抵抗値に有意な差があり、フェースプレート側の中間層の単位長さあたりの抵抗の方が小さければ、フェースプレート側の中間層がリアプレート側の中間層よりも短くてもフェースプレート側でも十分な偏向を与えることができる。

【0205】

【発明の効果】以上述べてきたように、本発明においては、電子放出素子から放出され、被照射部材に到達する電子に対して好ましい偏向を与えることができる。特に、電子が支持部材にあたるのを抑制し、且つ、所望の到達位置に、より近いところに到達させることができる。また、放出する電子の量に依存した電子の到達位置の揺らぎを軽減することもできる。又、画像形成装置として用いるときには、画像の歪みや揺らぎを軽減することができる。

【0206】

【図面の簡単な説明】

【図1】実施形態における中間層の構成を説明するための図である。

【図2】スペーサの帯電モデルを示す図である。

【図3】中間層の組み合わせを示す図である。

【図4】実施形態における蛍光体の構成例を説明するための図である。

【図5】表示パネルのフェースプレートの蛍光体配列を例示した平面図である。

【図6】実施形態で用いた平面型の表面伝導型放出素子の平面図(a)、断面図(b)である。

【図7】平面型の表面伝導型放出素子の製造工程を示す断面図である。

【図8】通電フォーミング処理の際の印加電圧波形を示す図である。

【図9】通電活性化処理の際の印加電圧波形(a)、放出電流Ieの変化(b)を示す図である。

【図10】実施形態で用いた垂直型の表面伝導型放出素子の断面図である。

【図11】垂直型の表面伝導型放出素子の製造工程を示す図である。

【図12】実施形態で用いた表面伝導型放出素子の典型的な特性を示す図である。

【図13】実施形態における画像表示装置の、表示パネルの一部を切り欠いて示した斜視図である。

【図14】図13における表示パネルのA-A'断面図である。

【図15】実施形態で用いたマルチ電子ビーム源の基板の一部平面図である。

【図16】図15におけるB-B'断面図である。

【図17】実施形態である画像表示装置の駆動回路の概略構成を示すブロック図である。

【図18】実施形態のスペーサの作用による電子の飛翔軌道を示す図である。

【図19】表面伝送型電子放出素子の一例を示す図である。

【図20】FE型素子の一例を示す図である。

【図21】MIN型素子の一例を示す図である。

【図22】画像表示装置の表示パネルの一部を切り欠いて示した斜視図を示す図である。

【図23】実施形態における中間層の構成を説明するための図である。

【図24】実施形態における中間層の構成を説明するための図である。

【図25】実施形態における中間層の構成を説明するための図である。

【図26】実施形態で用いたマルチ電子ビーム源の基板の一部平面図である。

【図27】実施形態における中間層の構成を説明するための図である。

【符号の説明】

25 等電位線

30 フェースプレート

31 リアプレート

50 スペーサ

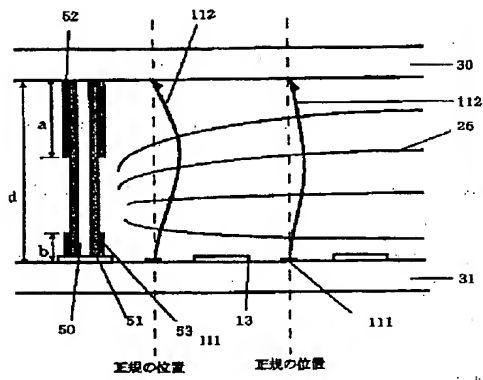
51 高抵抗膜

52、53 中間層

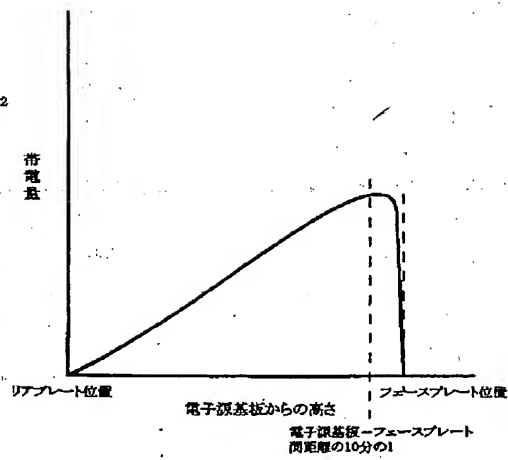
111 配線

112 電子ビームの軌道

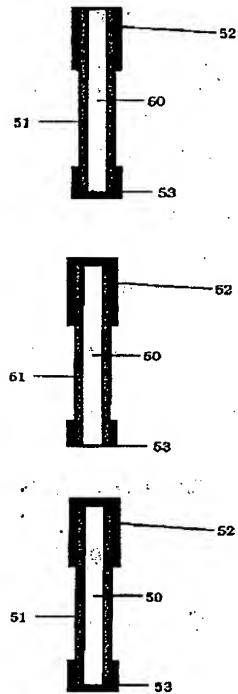
【図1】



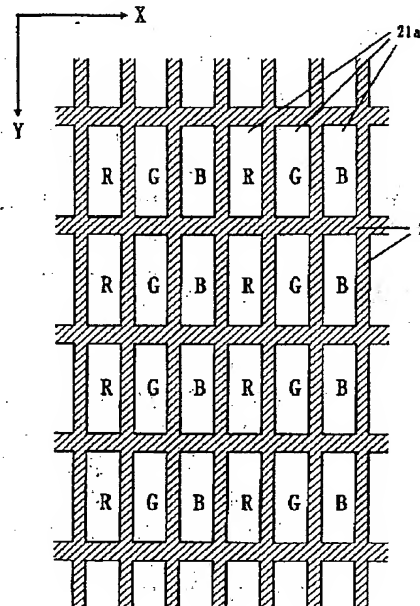
【図2】



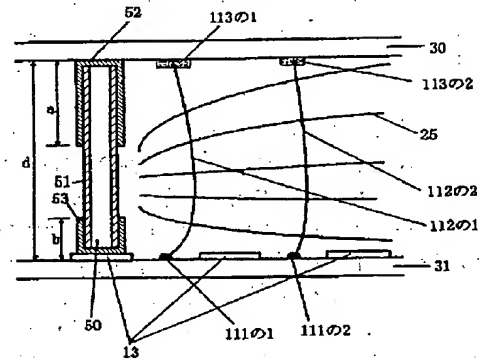
【図3】



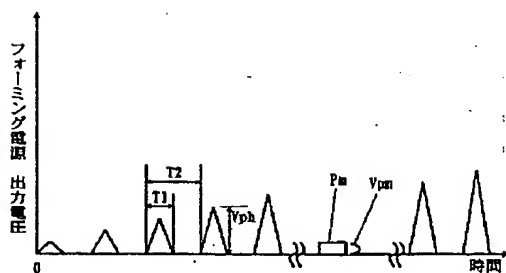
【図4】



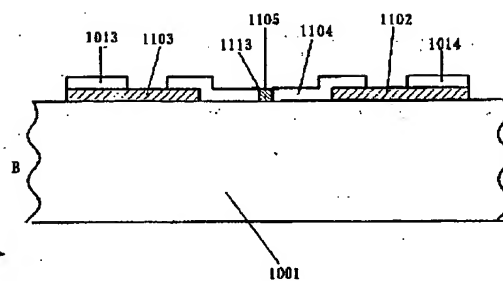
【図18】



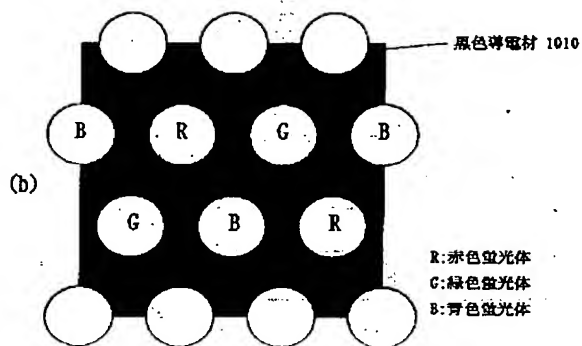
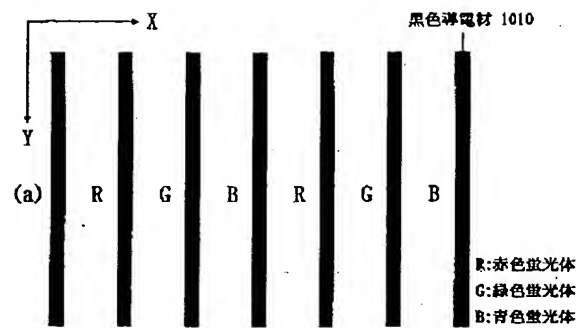
【図8】



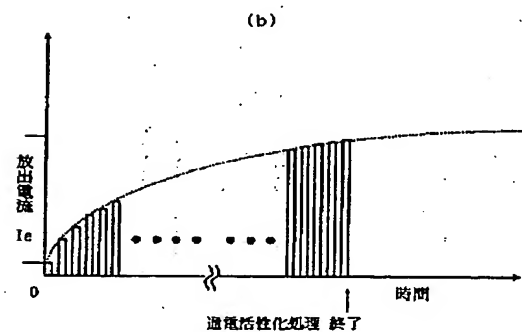
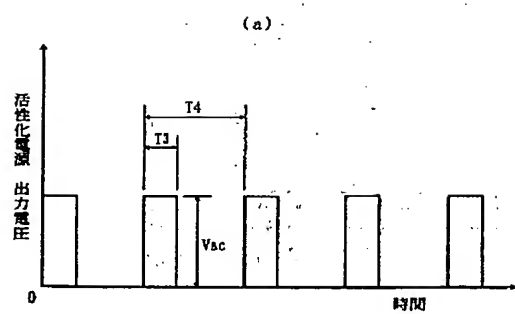
【図16】



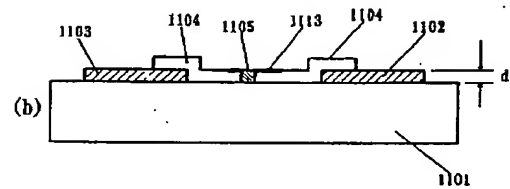
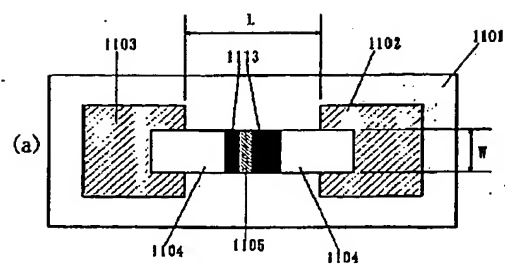
【図5】



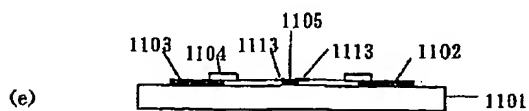
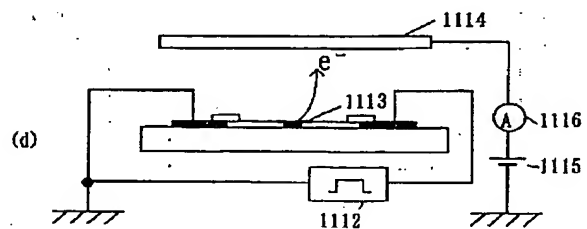
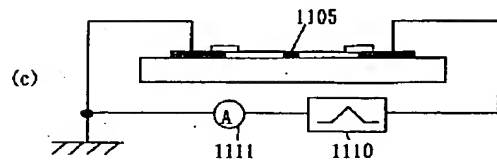
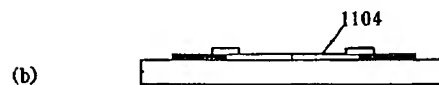
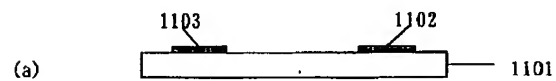
【図9】



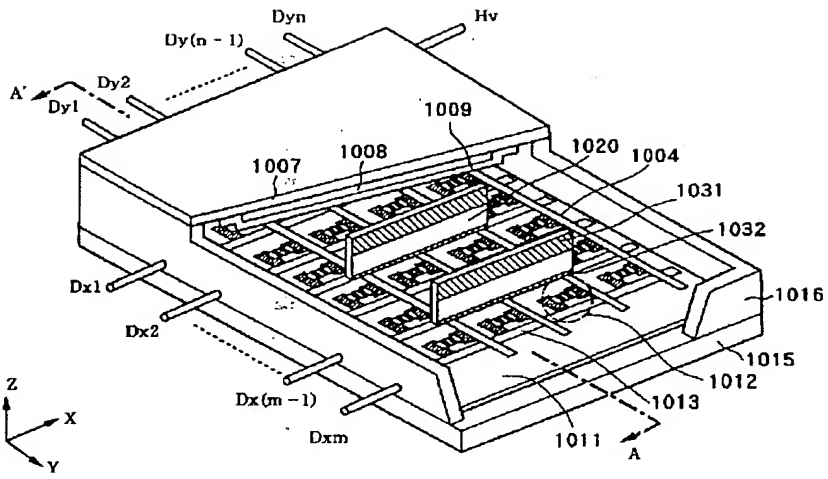
【図6】



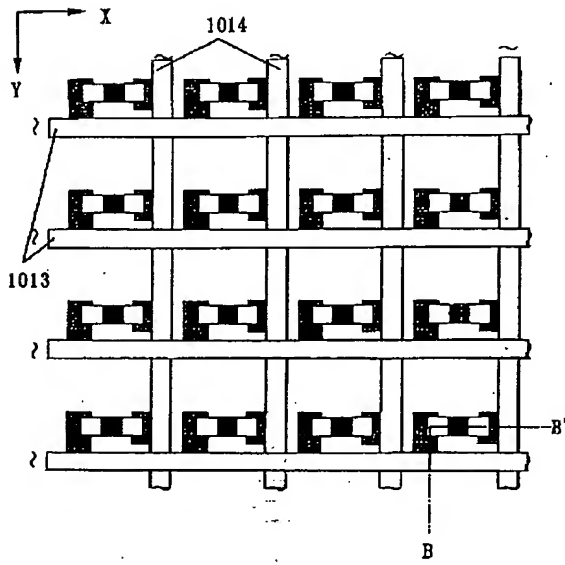
【図7】



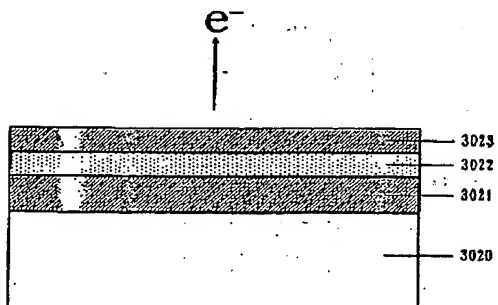
【図 13】



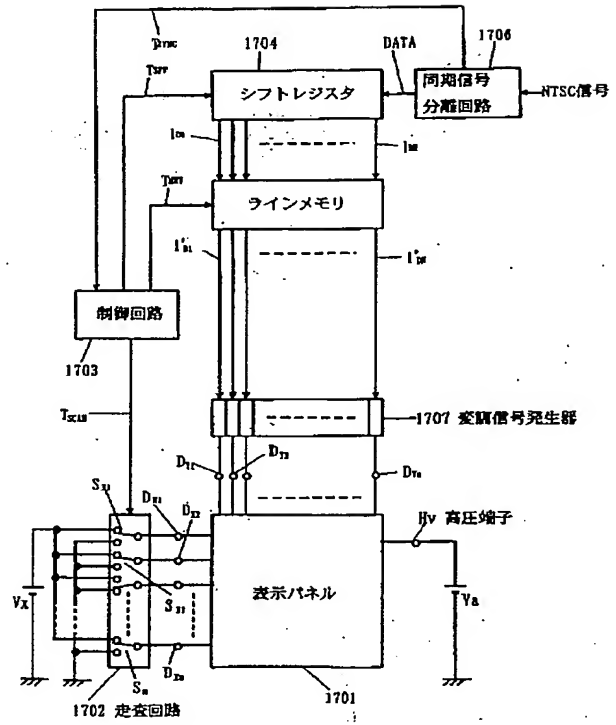
【図15】



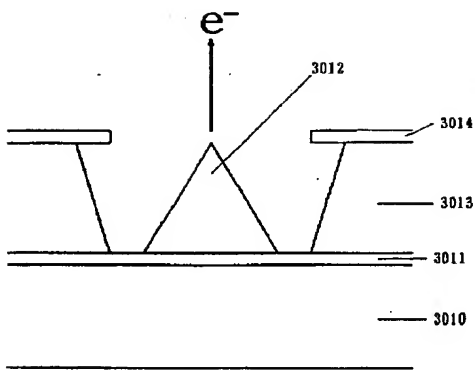
【図21】



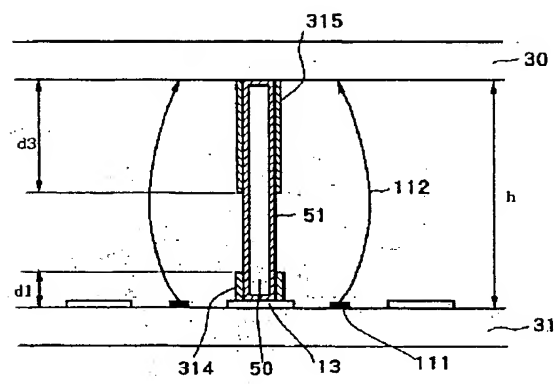
【図 17】



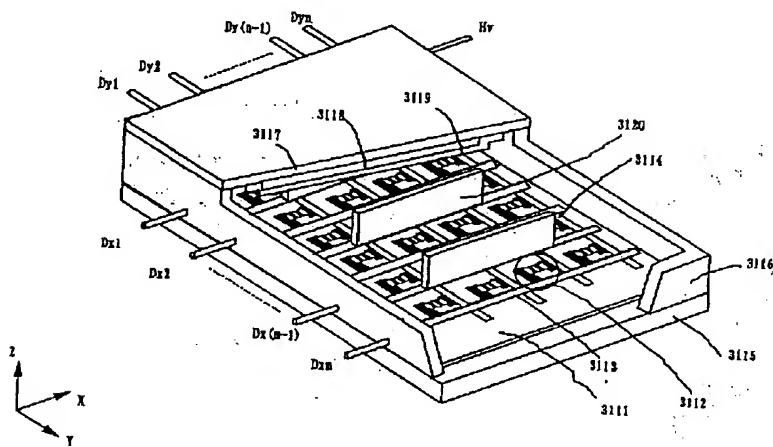
【図20】



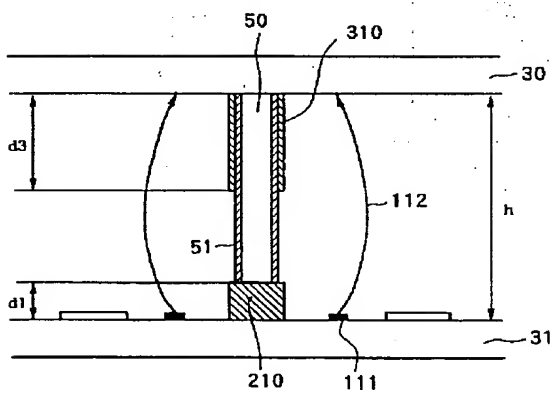
【図23】



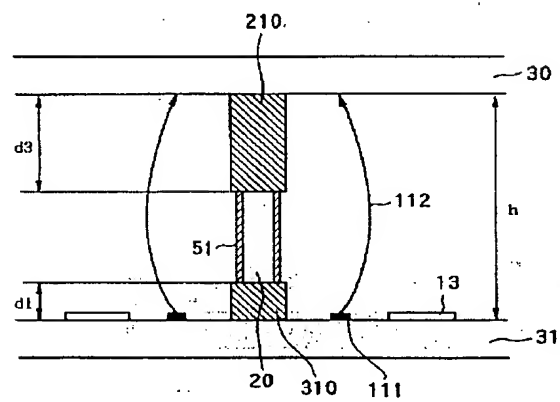
【図22】



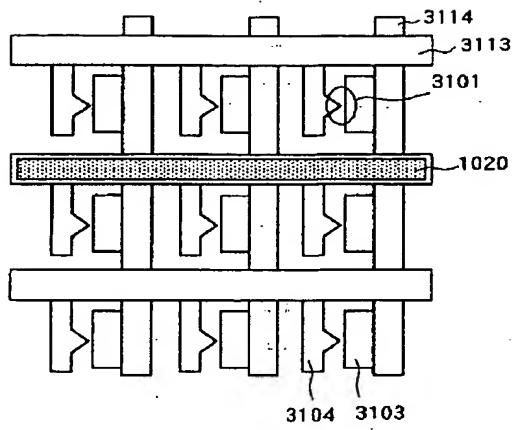
【図24】



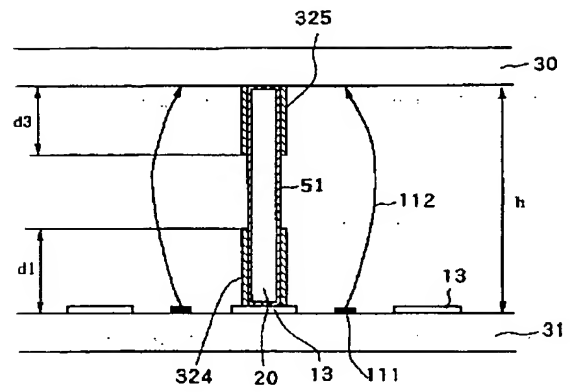
【図25】



【図26】



【図27】



THIS PAGE BLANK (USPTO)